



XA-9931

PATENT APPLICATION

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

Hiroataka NISHIZAWA et al.

Appln. No.: 10/668,187

Group Art Unit: 2818

Filed: September 24, 2003

For: AN IC CARD AND METHOD OF MANUFACTURING THE SAME

* * *

CLAIM OF PRIORITY UNDER 35 U.S.C. § 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

Sir:

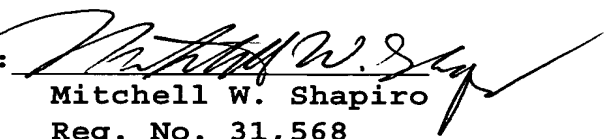
Applicants hereby claim the priority of Japanese
Patent Application No. 2002-285679 filed September 30,
2002, and submit herewith a certified copy of said
application.

Respectfully submitted,

MWS:lmb

Miles & Stockbridge P.C.
1751 Pinnacle Drive, Suite 500
McLean, Virginia 22102-3833
(703) 903-9000

By:


Mitchell W. Shapiro
Reg. No. 31,568

January 7, 2004

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年 9月30日

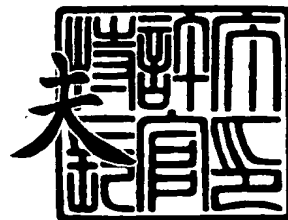
出願番号
Application Number: 特願2002-285679
[ST. 10/C]: [JP2002-285679]

出願人
Applicant(s): 株式会社ルネサステクノロジ
株式会社日立超エル・エス・アイ・システムズ

2003年10月23日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3087621

【書類名】 特許願

【整理番号】 H02014801

【提出日】 平成14年 9月30日

【あて先】 特許庁長官殿

【国際特許分類】 G06K 19/00

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内

【氏名】 西澤 裕孝

【発明者】

【住所又は居所】 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内

【氏名】 大沢 賢治

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内

【氏名】 樋口 顕

【発明者】

【住所又は居所】 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内

【氏名】 大迫 潤一郎

【発明者】

【住所又は居所】 東京都小平市上水本町5丁目22番1号 株式会社日立超エル・エス・アイ・システムズ内

【氏名】 和田 環

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【特許出願人】

【識別番号】 000233169

【氏名又は名称】 株式会社日立超エル・エス・アイ・システムズ

【代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【電話番号】 03-3366-0787

【手数料の表示】

【予納台帳番号】 006909

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ICカードおよびその製造方法

【特許請求の範囲】

【請求項 1】 (a) 外部接続端子および配線を有する配線基板と、
(b) 前記配線基板上に配置され、前記配線を通じて前記外部接続端子に電氣的に接続された半導体チップと、
(c) 前記配線基板の外部接続端子が露出されるように前記配線基板および半導体チップを覆うケースとを有し、

前記ケースは、前記外部接続端子が近接して配置される第 1 の端辺と、前記第 1 の端辺の反対側に位置する第 2 の端辺とを有し、

前記配線基板の平面外形は、前記ケースの平面外形の半分よりも小さく形成されており、前記配線基板は、前記第 1 の端辺と第 2 の端辺との中間よりも前記第 1 の端辺寄りの領域に配置されていることを特徴とする IC カード。

【請求項 2】 請求項 1 記載の IC カードにおいて、前記半導体チップは、前記第 1 の端辺と第 2 の端辺との中間よりも前記第 1 の端辺寄りの領域に配置されていることを特徴とする IC カード。

【請求項 3】 請求項 1 記載の IC カードにおいて、前記ケースは、第 1、第 2 ケースを有しており、前記第 1、第 2 ケースのいずれか一方は、前記配線基板が配置される領域以外の領域に凸部を有しており、また別の一方は、前記配線基板が配置される領域以外の領域に凹部を有しており、前記凸部は前記凹部に第 1、第 2 ケースを接続するように嵌め込まれていることを特徴とする IC カード。

【請求項 4】 請求項 3 記載の IC カードにおいて、前記凹部の先端側内周部および凸部の先端側外周部は面取りされていることを特徴とする IC カード。

【請求項 5】 請求項 3 記載の IC カードにおいて、前記凹部および凸部は、前記第 1、第 2 ケースを重ね合わせるときに双方の平面位置を自己整合的に合わせるための位置合わせ機能を有することを特徴とする IC カード。

【請求項 6】 請求項 3 記載の IC カードにおいて、前記第 1 ケースまたは第 2 ケースに設けられた前記凸部は、その凸部が形成されたケースを搬送キャリ

アに仮止めするための機能を有することを特徴とする IC カード。

【請求項 7】 請求項 1 記載の IC カードにおいて、前記 IC カードは可動スイッチを有しており、前記ケースは第 1、第 2 ケースを有しており、前記第 1 ケースまたは第 2 ケースにおいて、前記配線基板が配置される領域以外の領域に、前記可動スイッチを保持する機構を設けたことを特徴とする IC カード。

【請求項 8】 請求項 1 記載の IC カードにおいて、前記 IC カードは可動スイッチを有しており、前記ケースは第 1、第 2 ケースを有しており、前記第 1 ケースまたは第 2 ケースにおいて、前記配線基板が配置される領域以外の領域に、前記可動スイッチのクリック機構を設けたことを特徴とする IC カード。

【請求項 9】 請求項 1 記載の IC カードにおいて、前記 IC カードは可動スイッチを有しており、前記ケースは第 1、第 2 ケースを有しており、前記第 1 ケースおよび第 2 ケースの前記配線基板が配置される領域以外の領域に、前記第 1 ケースおよび第 2 ケースを搬送キャリアに仮止めするための手段を設けたことを特徴とする IC カード。

【請求項 10】 (a) 外部接続端子および配線を有する配線基板と、
(b) 前記配線基板上に配置され、前記配線を通じて前記外部接続端子に電氣的に接続された半導体チップと、
(c) 前記配線基板の外部接続端子が露出されるように前記配線基板および半導体チップを覆うケースとを有し、

前記配線基板の平面外形は、前記ケースの平面外形の半分より小さく形成されており、

前記ケースは、

前記外部接続端子が近接して配置される第 1 の端辺と、

前記第 1 の端辺の反対側に位置する第 2 の端辺と、

前記第 1 の端辺と第 2 の端辺との中間よりも前記第 1 の端辺寄りに前記配線基板を配置する第 1 領域と、

前記第 1 領域と前記第 2 の端辺との間に配置された絶縁性の第 2 領域とを有することを特徴とする IC カード。

【請求項 11】 (a) 複数の外部接続端子および配線を有する配線基板と

(b) 前記配線基板上に配置され、前記配線を通じて前記外部接続端子に電氣的に接続された半導体チップと、

(c) 開口を有し、前記開口の内部に前記複数の外部接続端子のいくつかを露出すると共に、前記配線基板および半導体チップと、前記複数の外部接続端子の別のいくつかを覆うケースとを有することを特徴とする I C カード。

【請求項 1 2】 請求項 1 1 記載の I C カードにおいて、

前記ケースは、前記外部接続端子が近接して配置される第 1 の端辺と、前記第 1 の端辺の反対側に位置する第 2 の端辺とを有し、

前記配線基板の平面外形は、前記ケースの平面外形の半分よりも小さく形成されており、前記配線基板は、前記第 1 の端辺と第 2 の端辺との中間よりも前記第 1 の端辺寄りの領域に配置されていることを特徴とする I C カード。

【請求項 1 3】 (a) 外部接続端子および配線を有する配線基板を用意する工程、

(b) 前記配線基板上に半導体チップを配置し、前記半導体チップを前記配線を通じて前記外部接続端子に電氣的に接続する工程、

(c) 前記配線基板の外部接続端子が露出されるように前記配線基板および半導体チップをケースによって覆う工程を有し、

前記ケースは、前記外部接続端子が近接して配置される第 1 の端辺と、前記第 1 の端辺の反対側に位置する第 2 の端辺とを有しており、

前記配線基板の平面外形は、前記ケースの平面外形の半分よりも小さく形成されており、

前記 (c) 工程は、前記配線基板を、前記第 1 の端辺と第 2 の端辺との中間よりも前記第 1 の端辺寄りの領域に配置する工程を有することを特徴とする I C カードの製造方法。

【請求項 1 4】 請求項 1 3 記載の I C カードの製造方法において、

前記 (c) 工程は、

(c 1) 前記ケースを複数保持する搬送キャリアを用意する工程と、

(c 2) 前記搬送キャリアの複数のケースの各々に前記配線基板および半導体チ

ップを収容する工程とを有することを特徴とする IC カードの製造方法。

【請求項 15】 請求項 13 記載の IC カードの製造方法において、

前記 (c) 工程は、

(c 1) 前記ケースにおいて、前記配線基板が配置される領域以外の領域に可動スイッチを保持させる工程と、

(c 2) 搬送キャリアを用意する工程と、

(c 3) 前記可動スイッチを保持する複数のケースを前記搬送キャリアに取り付ける工程と、

(c 4) 前記搬送キャリアの複数のケースの各々に前記配線基板および半導体チップを収容する工程とを有することを特徴とする IC カードの製造方法。

【請求項 16】 請求項 13 記載の IC カードの製造方法において、

前記ケースは、第 1 ケースおよび第 2 ケースを有しており、

前記 (c) 工程は、

(c 1) 第 1 面およびその反対側の第 2 面を有する搬送キャリアを用意する工程と、

(c 2) 前記搬送キャリアの第 1 面に複数の前記第 1 ケースを取り付ける工程と、

(c 3) 前記搬送キャリアの第 2 面に複数の前記第 2 ケースを取り付ける工程と、

(c 4) 前記配線基板および半導体チップを前記第 1、第 2 ケースで挟み込むようにして収容する工程とを有し、

前記 (c 4) 工程時に、前記第 1、第 2 ケースにおいて、前記配線基板が配置される領域以外の領域に配置された位置合わせ機能部により、前記第 1、第 2 ケースの相対的な平面位置を自己整合的に合わせることを特徴とする IC カードの製造方法。

【請求項 17】 請求項 16 記載の IC カードの製造方法において、

前記第 1 ケースおよび第 2 ケースは、前記配線基板が配置される領域以外の領域に、前記第 1 ケースおよび第 2 ケースを前記搬送キャリアに取り付けるための取り付け手段を有することを特徴とする IC カードの製造方法。

【請求項 18】 請求項 16 記載の IC カードの製造方法において、

前記 (c) 工程は、前記搬送キャリアに取り付ける前の前記第 1 ケースまたは第 2 ケースにおいて、前記配線基板が配置される領域以外の領域に可動スイッチを保持させる工程を有することを特徴とする IC カードの製造方法。

【請求項 19】 (a) 複数の外部接続端子および配線を有する配線基板を用意する工程、

(b) 前記配線基板上に半導体チップを配置し、前記半導体チップを前記配線を通じて前記外部接続端子に電氣的に接続する工程、

(c) 前記配線基板の複数の外部接続端子が露出される複数の開口部を有するケースによって前記配線基板および半導体チップを覆う工程を有し、

前記開口部の数または配置の少なくとも一方が互いに異なる複数のケースの中から所望のケースを選択することにより、最終的に露出される前記複数の外部接続端子を選択する工程を有することを特徴とする IC カードの製造方法。

【請求項 20】 請求項 19 記載の IC カードの製造方法において、

前記ケースは、前記外部接続端子が近接して配置される第 1 の端辺と、前記第 1 の端辺の反対側に位置する第 2 の端辺とを有し、

前記配線基板の平面外形は、前記ケースの平面外形の半分よりも小さく形成されており、前記配線基板が、前記第 1 の端辺と第 2 の端辺との中間よりも前記第 1 の端辺寄りの領域に配置される工程を有することを特徴とする IC カードの製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、IC (Integrated circuit) カードおよびその製造技術に関し、例えば半導体メモリカード (以下、メモリカードという) に適用して有効な技術に関するものである。

【0002】

【従来の技術】

マルチメディアカード (マルチメディアカード協会で規格化された規格がある

）や S D メモリカード（S D カード協会で規格化された規格がある）等のようなメモリカードは、その内部の半導体メモリチップに情報を記憶する記憶装置の一種であり、情報を半導体メモリチップの不揮発性メモリに対して直接的、かつ、電氣的にアクセスできることから機械系の制御が無い分、他の記憶装置に比べて書込み、読み出し時間が速い上、記憶媒体の交換が可能であるという優れた特徴を有している。また、小型軽量であることから主に携帯型パーソナルコンピュータ、携帯電話またはデジタルカメラ等のような可搬性が要求される機器の補助記憶装置として使用されている。なお、メモリカードの構造として、半導体メモリを実装した実装基板を、上下筐体により挟持する構造のメモリカードがある（例えば特許文献 1 参照）。

【0 0 0 3】

【特許文献 1】

特開 2 0 0 2 - 1 5 2 9 6 号公報

【0 0 0 4】

【発明が解決しようとする課題】

ところが、上記 I C カード技術においては、如何にして信頼性の高い I C カードを得るか、また、如何にして I C カードを効率的に組み立てるかが重要な課題となる。特に上記のような半導体メモリを実装する実装基板を上下筐体により挟持する構造のメモリカードでは、部品点数が多く、各部品がばらばらの状態で組立工程に搬入されることもあるので、組み立て工程に先だって部品を整列させる必要があり、こうした整列工程は時間と労力とを要する面倒な作業となる、という問題を生じる場合がある。

【0 0 0 5】

本発明の目的は、I C カードの信頼性を向上させることのできる技術を提供することにある。

【0 0 0 6】

また、本発明の他の目的は、I C カードの生産性を向上させることのできる技術を提供することにある。

【0 0 0 7】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0 0 0 8】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

【0 0 0 9】

すなわち、本発明は、配線基板とこれに電氣的に接続された半導体チップとを有する I C 本体をケースで挟み込むようにして保持するような I C カードにおいて、平面外形が上記ケースの半分よりも小さい上記 I C 本体を、上記ケースの第 1 の端辺とその反対側の第 2 の端辺との中間よりも上記第 1 の端辺寄りの領域に配置するものである。

【0 0 1 0】

また、配線基板とこれに電氣的に接続された半導体チップとを有する I C 本体をケースで挟み込むようにして保持するような I C カードにおいて、平面外形が上記ケースの半分よりも小さい上記 I C 本体を、上記ケースの第 1 の端辺とその反対側の第 2 の端辺との中間よりも上記第 1 の端辺寄りの第 1 領域に配置し、上記ケースの第 1 領域以外の領域に、I C カードの組み立てに寄与する第 2 領域を設けたものである。

【0 0 1 1】

【発明の実施の形態】

以下の実施の形態においては便宜上その必要があるときは、複数のセクションまたは実施の形態に分割して説明するが、特に明示した場合を除き、それらはお互いに無関係なものではなく、一方は他方の一部または全部の変形例、詳細、補足説明等の関係にある。また、以下の実施の形態において、要素の数等（個数、数値、量、範囲等を含む）に言及する場合、特に明示した場合および原理的に明らかに特定の数に限定される場合等を除き、その特定の数に限定されるものではなく、特定の数以上でも以下でも良い。さらに、以下の実施の形態において、その構成要素（要素ステップ等も含む）は、特に明示した場合および原理的に明ら

かに必須であると考えられる場合等を除き、必ずしも必須のものではないことは言うまでもない。同様に、以下の実施の形態において、構成要素等の形状、位置関係等に言及するときは、特に明示した場合および原理的に明らかにそうでないと考えられる場合等を除き、実質的にその形状等に近似または類似するもの等を含むものとする。このことは、上記数値および範囲についても同様である。また、本実施の形態を説明するための全図において同一機能を有するものは同一の符号を付し、その繰り返しの説明は省略する。また、本実施の形態で用いる図面においては、平面図であっても図面を見易くするためにハッチングを付す場合もある。以下、本発明の実施の形態を図面に基づいて詳細に説明する。

【0012】

(実施の形態1)

図1は本実施の形態メモリカード(ICカード)1を主面側から見た全体斜視図、図2(a)は図1のメモリカード1を裏面側から見た全体斜視図、図2(b)は図2(a)の要部拡大斜視図を示している。

【0013】

本実施の形態のメモリカード1は、例えば携帯型コンピュータ等のような情報処理装置、デジタルカメラ等のような画像処理装置あるいは携帯電話等のような通信機器等、種々の携帯型電子装置の補助記憶装置として主に使用可能なメモリカードである。このメモリカード1は、例えば平面矩形状の小さな薄板からなり、その外形寸法は、例えば長辺L1が32mm、幅W1が24mm、厚さD1が2.1mmであり、いわゆるSDカードと同一の外形規格および機能を有するカードである。メモリカード1の外観形状は、第1、第2ケース2a, 2bにより形成されている。この第1、第2ケース2a, 2bは、例えば軽量化、加工容易性および柔軟性を図る観点からABS樹脂やPPE(Poly Phenylene Ether; ポリフェニレンエーテル)等のような絶縁性を有する樹脂により形成されている。この第1、第2ケース2a, 2bの前面側の一方の角は面取されており、その角部にはインデックス用の面取り部CF1が形成されている。このインデックス用の面取り部CF1は、規格化されているもので、メモリカード1を所望の電子装置に装着する際の装着方向を認識し易くし、またメモリカードが逆向きにコネク

タに挿入されることを防止する等の機能を有している。

【0014】

また、第1、第2ケース2 a, 2 bの両長辺の一部には、メモ리카ード1の短方向に窪むような溝A 1, A 2が形成されている。片側の長辺の溝A 1からはスイッチ3の表出部3 aが露出されている。このスイッチ3は、データ書き込みの可否を切り換えるスイッチである。スイッチ3の表出部3 aはメモ리카ード1の長手方向に移動可能になっている。ここでは、電子装置がスイッチ3の表出部3 aの位置を光学的または機械的に読み取り、読み取った表出部3 aの位置に応じてデータ書き込みの可否を自動的に判断するタイプのスイッチが例示されている。一方、第1、第2ケース2 a, 2 bのもう片側の長辺の溝A 2は、メモ리카ード1を所望の電子装置から不用意に抜けてしまう事を防止するラッチ機構を実現するための溝である。

【0015】

メモ리카ード1の裏面側の第2ケース2 bの前面側近傍には、例えば平面矩形状の複数の開口部Bがメモ리카ード1の前面側の短辺に沿って一列に所定の間隔毎に開口形成されている。開口部Bからは外部接続端子4 tが露出されている。ここでは9個の外部接続端子4 tが露出された状態が例示されている。図2の最も右端の開口部Bからは2つの外部接続端子4 tが露出されている。

【0016】

図3は、図1および図2のメモ리카ード1の分解斜視図を示している。本実施の形態のメモ리카ード1は、第1ケース2 a、第2ケース2 b、スイッチ3およびメモリ本体（IC本体）4を有しており、そのスイッチ3およびメモリ本体4が、第1、第2ケース2 a, 2 bによって挟まれるようにして保持される構成を有している。図4および図5は、スイッチ3およびメモリ本体4を配置した状態での第1、第2ケース2 a, 2 bの内側面の平面図を示している。メモリ本体4は、後述するように、配線基板4 aと、その裏面に配意された複数の外部接続端子4 tと、配線基板4 aの主面に実装された半導体チップと、その半導体チップを封止する封止部4 mとを有している。図4では、図面を見易くするために、メモリ本体4の配線基板4 aの裏面（外部接続端子4 tを除いた部分）を黒く塗り

つぶして示している。また、図5では、図面を見易くするために、メモリ本体4の封止部4mに斜線のハッチングを付している。本実施の形態では、便宜上、第1、第2ケース2a、2bの長手方向両端辺のうち、上記外部接続端子4tが近接して配置される辺を、第1の端辺C1といい、その第1の端辺の反対側に位置する辺を第2の端辺C2という。また、図4および図5の二点差線で示す中間線CLは、第1、第2ケース2a、2bの長手方向（すなわち、メモリカード1の長手方向）の中間の位置を示す線である。メモリ本体4は、その配線基板4aの長手方向の長辺が、第1、第2ケース2a、2bの第1の端辺C1に沿うように、第1の端辺C1と中間線CLとの間の領域に配置されている。本実施の形態では、メモリ本体4の配線基板4aの平面外形が、第1、第2ケース2a、2bの平面外形の半分よりも小さなものが使用されている。すなわち、メモリ本体4の配線基板4aの短方向寸法が、第1、第2ケース2a、2bの長手方向寸法の半分よりも小さいものが使用されている。メモリカード1の中間線CL部分は、メモリカード1を使用する時等の折り曲げ応力等によって最も応力が集中し易い領域である。メモリカード1の劣化や破損を防ぐために、折り曲げ応力によって劣化や破損し易いメモリ本体4（配線基板4aおよび半導体チップ）はメモリカード1の中間線CL部分には配置しないのが有効である。すなわち、本実施の形態のメモリカード1のメモリ本体4の配置構成によれば、折り曲げ応力によるメモリ本体4（配線基板4aおよび半導体チップ）の劣化や破損を抑制または防止できるので、メモリカード1の信頼性および寿命を向上させることが可能となる。また、本実施の形態のメモリカード1は、静電破壊試験においても有利な構造とされている。静電破壊試験の中には、メモリカード1を試験装置に装着した状態でメモリカード1の背面側から静電気を印加する方式のものがあるが、第1、第2ケース2a、2bとメモリ本体4の配線基板4aとの平面寸法が同程度とされる構造では、メモリカード1の背面側の近傍にメモリ本体4の配線基板4aが存在し、メモリカード1の背面からメモリ本体4の半導体チップまでの電氣的経路の距離が短いため、静電破壊試験時に半導体チップが静電破壊され易い。これに対して、本実施の形態のメモリカード1では、メモリカード1の背面からメモリ本体4の配線基板4aまでの間に長い絶縁性の領域が存在し、メモリカード1の

背面側からメモリ本体4の半導体チップまでの電氣的経路の距離が長いため、静電破壊試験時に半導体チップが破壊され難い構造となっている。したがって、本実施の形態のメモリカード1のメモリ本体4の配置構成によれば、メモリカード1の歩留まりおよび信頼性を向上させることが可能となる。さらに、メモリカード1の重さは、メモリ本体4の重さ、すなわち、配線基板4aおよび封止部4mの重さによるものが大きい、本実施の形態のメモリカード1は、メモリ本体4の配線基板4aの平面外形が第1、第2ケース2a、2bの平面外形の半分よりも小さいため、メモリ本体4の配線基板4aの面積および封止部4mの体積を、メモリ本体4の配線基板4aの平面外形が第1、第2ケース2a、2bの平面外形と同程度とされる構造の配線基板の面積および封止部の体積の半分よりも小さくすることができるので、メモリカード1をより軽くすることができる。特に、本実施の形態のメモリカード1では後述するようにメモリ本体4の配線基板4aの角部が面取りされているので、さらに軽量化を推進することができる。したがって、本実施の形態のメモリカード1の構造によれば、メモリカード1の携帯性をさらに向上させることが可能となる。しかも、本実施の形態のメモリカード1では、メモリ本体4の配線基板4aの平面外形が第1、第2ケース2a、2bの平面外形の半分よりも小さいため、第1、第2ケース2a、2bにおいてメモリ本体4を収容する領域（第1領域）以外の領域（第2領域）を十分に確保することができ、その領域（第2領域）を後述する種々の機能領域として使用することができるので、後述する種々の効果を得ることが可能となっている。なお、メモリ本体4の配線基板4aの長手方向寸法は、第1、第2ケース2a、2bの短方向とほぼ同じ平面寸法（若干小さな平面寸法）で形成されている。

【0017】

次に、メモリカード1の各構成部について説明する。

【0018】

図6は図1～図4のメモリカード1のメモリ本体4の主面の平面図、図7は図6のX1-X1線の断面図、図8および図9はメモリ本体4の半導体チップ（以下、チップという）4c1、4c2を示す平面図、図10および図11はこのメモリ本体4の裏面の平面図を示している。メモリ本体4の配線基板4aは、例え

ばガラスエポキシ系の樹脂等のような絶縁体中に、例えば1層のメタル配線層（配線）または2層以上の多層のメタル配線層（配線）が形成された配線構造を有している。配線基板4aの平面外形は、例えば矩形状に形成されており、そのうちの3つの角部該当箇所は角が取られて面取り部CF2、CF3、CF4が形成されている。相対的に大きな面取り部CF2は、上記メモリカード1のインデックス用の面取り部CF1に沿うように形成されている。この面取り部CF2よりも相対的に小さく面取りされた2つの面取り部CF3、CF4は、同一の寸法および形状で互いに左右対称となるように形成されている。上記のように配線基板4aの角部を面取りしたことにより、配線基板4aを軽くすることができ、また、第1ケース2a、第2ケース2bの折り曲げに対する強度を向上することができる。配線基板4aの主面（チップ実装面）には、例えば平面寸法が異なる2つのチップ4c1、4c2が、その主面（デバイス形成面）を上に向けた状態で、かつ、その裏面が接着剤等により配線基板4aに接合された状態で実装されている。この2つのチップ4c1、4c2は、配線基板4aの長手方向（すなわち、複数の外部接続端子4t（図10、図11等参照）が配置される方向）に沿って並んで配置されている。平面寸法が相対的に大きなチップ4c1には、例えば16Mバイト（128Mビット）、32Mバイト（256Mビット）または64Mバイト（512Mビット）のメモリ容量のフラッシュメモリ（EEPROM:Electrically Erasable Programmable Read Only Memory）が形成されている。このチップ4c1は、インデックス側の面取り部CF2から遠い位置に離れて配置されている。一方、平面寸法が相対的に小さなチップ4c2には、上記チップ4c1のフラッシュメモリ回路の動作を制御するコントローラが形成されている。このチップ4c2は、インデックス側の面取り部CF2に近い側に配置されている。このようなチップ4c1、4c2の配置により、コンパクトで大容量のメモリカード1を実現することができる。上記メモリ用のチップ4c1の方がコントローラ用のチップ4c2よりも正方形に近い形状をしている。メモリ用のチップ4c1の一辺の長さL2（図9等参照）は、コントローラ用のチップ4c2の長手方向に延びる一辺の長さL3よりも長く形成されている。メモリ用のチップ4c1の主面において一辺の近傍には、その一辺に沿って複数のボンディングパッド

(以下、パッドという) PD1が配置されている。すなわち、メモリ用のチップ4c1は、その主面の周辺部にパッドPD1を形成し、かつ、これらのパッドPD1をチップ4c1の一辺に沿って一列に配置する片辺パッド方式を採用している。メモリ用のチップ4c1は、その複数のパッドPD1が配置されている一辺が、配線基板4aの長手方向中央側、すなわち、コントローラ用のチップ4c2側に配置されるように実装されている。もちろん、複数のメモリ用のチップ4c1を配線基板4aの主面に並べることで全体的に所望のメモリ容量を構成しても良い。また、チップ同士を積層した状態で配置することで全体的に所望のメモリ容量を形成しても良い。このようにチップを積層した場合は小さな占有面積で大きな容量を確保することができる。上記パッドPD1は、配線基板4aの主面の配線と、ボンディングワイヤWR1を通じて電氣的に接続されている。ボンディングワイヤWR1は、例えば金(Au)等のような金属細線からなる。一方、コントローラ用のチップ4c2の主面において、対向する2つの長辺の近傍には、その長辺に沿って複数のパッドPD2が一例ずつ配置されている。コントローラ用のチップ4c2は、その長辺が、メモリ用のチップ4c1の複数のパッドPD1が配置されている一辺に対してほぼ平行となるように配線基板4aの主面上に実装されている。このパッドPD2は、上記ボンディングワイヤWR1と同じボンディングワイヤWR2を通じて配線基板4aの主面の配線と電氣的に接続されている。このようなチップ4c1、4c2、ボンディングワイヤWR1、WR2および配線基板4aの主面の大半は、例えばエポキシ系の樹脂等からなる封止部4mによって被覆されている。配線基板4aの主面の長手方向の先端側(面取り部CF2、CF3が形成された側)には、例えば金メッキ等が施されたメタル層4bが形成されている。このメタル層4bは、チップ4c1、4c2を封止する際に金型のゲートが配置される部分である。すなわち、封止部4m(図6および図7参照)の形成に際しては、このメタル層4b側からコントローラ用のチップ4c2の配置領域を介してメモリ用のチップ4c1の配置領域へ向かって封止樹脂が流れるようになっている。上記配線基板4aの主面の配線は、配線基板4aの裏面の外部接続端子4tにスルーホールを介して電氣的に接続されている。図10は、例えば13個の外部接続端子4tが配置されている場合を示し、図11は

、例えば9個の外部接続端子4 tが配置されている場合を示している。外部接続端子4 tは、配線基板4 aの一方の長辺近傍側に、配線基板4 aの長手方向に沿って規則的に並んで配置されている。図10の場合は、複数の外部接続端子4 tが2列になって配置され、図11の場合は、複数の外部端子4 tが1列に並んで配置されている。外部接続端子4 tの表面には、例えば金メッキ処理が施されている。

【0019】

次に、図12は上記スイッチ3の平面図、図13は図12の矢印E方向から見たスイッチ3の側面図、図14は図12の矢印F方向から見たスイッチ3の側面図をそれぞれ示している。スイッチ3は、例えば上記第1、第2ケース2 a, 2 bと同様の材料からなり、表出部3 aと、支持部3 bと、本体部3 cと、板ばね部3 dとを一体的に有している。本実施の形態のメモリカード1では、上記のようにメモリ本体4の平面外形を第1、第2ケース2 a, 2 bの平面外形よりも小さいものを使用したことにより、後述するようにスイッチを装着するための領域を第1ケース2 aに充分に確保することができるので、スイッチ3自体に後述のスイッチ3の各種の機能を生じさせるような機能部を持たせることが可能となっている。スイッチ3の表出部3 aは、細長い支持部3 bの一端側に一体的に形成されている。スイッチ3の裏面側において表出部3 aと支持部3 bとの境界には、微細な凹部3 e 1が形成されている。この凹部3 e 1には、後述するように第1ケース2 aの内面側の凸部が嵌め合わされる。支持部3 bの他端側には本体部3 cが接続されている。本体部3 cの一方の側面には、微細な凹部3 e 2が形成されている。この凹部3 e 2には、後述するように第1ケース2 aの内面側の上記とは別の凸部が嵌め合わされる。また、本体部3 cには、例えばスイッチ3の長手方向に向かって延びる2本の板ばね部3 d, 3 dが接続されている。この板ばね部3 d, 3 dの各々の先端部には、板ばね部3 dの長手方向に対して交差する方向に折れ曲がり若干延在するような凸部3 d 1, 3 d 1が形成されている。

【0020】

次に、図15は上記第1ケース2 aの内面側の全体平面図、図16は図15のX2-X2線の断面図、図17は図16の第1ケース2 aの内面のスイッチ装着

領域SWAに上記スイッチ3を装着した状態を示す全体平面図、図18は図17のX2-X2線の断面図、図19は図18の領域Gの拡大断面図、図20は図17の第1ケース2aに装着したスイッチ3を移動させた状態を示す第1ケース2aの内面側の要部平面図をそれぞれ示している。図15および図17では、他の平面部分よりも盛り上がり厚くなっている部分にハッチングを付した。第1ケース2aの内面は、第1領域MA1と第2領域SA1とを有している。第1領域MA1は、上記メモリ本体4が配置される領域であり、メモリ本体4が収まり良く配置されるように形成されている。本実施の形態のメモリカード1では、上記のようにメモリ本体4の平面外形を第1、第2ケース2a, 2bの平面外形よりも小さいものを使用したことにより、上記第2領域SA1のスペースを十分に確保することができるので、この第2領域SA1にメモリ本体4の収容以外の各種機能を持たせることが可能となっている。すなわち、第2領域SA1は、例えば3つの凸部2a1と、スイッチ装着領域SWAと有している。3つの凸部2a1は、第1ケース2aの内面に対して垂直な方向に延びて形成されている。この3つの凸部2a1は、例えば後述の搬送テープに第1ケース2aを仮止めする時の仮止めピンとしての機能を有する他、メモリカード1の組立時に第1ケース2aと上記第2ケース2bとの平面的な相対位置を合わせる機能や第1ケース2aと第2ケース2bとを接合する機能等を有する機能部である。凸部2a1の各々の先端側は面取りされている。これにより、第1、第2ケース2a, 2bの位置合わせおよび接合の際に、第1ケース2aの凸部2a1を、第2ケース2bの凹部に自己整合的にスムーズに嵌合させることができる。また、3つの凸部2a1の各々は、平面円形状に形成されており、そのうちの2つは上記第2の端辺C2側の両角部近傍に配置され、残る1つは中間線CL側の第1ケース2aの短方向中央に配置されている。すなわち、3つの凸部2a1は、三角形を描いた時の各々の頂点に配置されており、第1ケース2aの側面側から見た場合も第1ケース2aの第1、第2の端辺C1, C2側から見た場合も3つが直線上に揃って並ぶことがないように配置されている。このように凸部2a1を分散させて配置したことにより、第1ケース2aを後述の搬送テープに取り付けた時の安定性を向上させることができる。また、本実施の形態では後述するようにメモリカード1の組

立工程時に一例として第2の端辺C2から第1の端辺C1に向かう方向に沿って第1ケース2aをその平面に水平になるように移動させて搬送テープから取り出し第2ケース2bと重ね合わせるようにするので、その移動方向に上記三角形の1つの角が向くように凸部2a1が分散配置されている。これにより、無駄な力をかけることなくスムーズに第1ケース2aを搬送テープから取り出すことができる。さらに、凸部2a1を3個とすることで、取り付け方向を間違えることなく第1ケース2aを後述の搬送テープに取り付けることができる。凸部2a1の配置位置や個数は、これに限定されるものではない。凸部2a1の個数は2個以下または4個以上でも良いが、第1ケース2aを搬送テープに取り付けた時の安定性、第1ケース2aを搬送テープから取り出す時の容易性および第1、第2ケース2a、2bの位置合わせ性、取り付け方向の間違いを無くすことを考慮すると3個程度が好ましい。

【0021】

第1ケース2aの上記スイッチ装着領域SWAは、上記スイッチ3が配置される領域であり、スイッチ3が収まり良く配置されるように形成されている。スイッチ3の表出部3aの長手方向の両端の一方が、溝A1の長手方向両端のいずれか一方に近接している状態（図17および図20参照）が書き込み可能または書き込み不可に該当する。本実施の形態のメモリカード1では、上記のようにメモリ本体4の平面外形を第1、第2ケース2a、2bの平面外形よりも小さいものを使用したことにより、スイッチ装着領域SWAのスペースを十分に確保することができるので、後述のスイッチ3に関する各種の機能を充実させることが可能となっている。このスイッチ装着領域SWAには、ガイド部2a2、2a3、2a4および凸部2a5、2a6、2a7、2a8等が設けられている。ガイド部2a2、2a3、2a4は、スイッチ3の配置領域を特定し、スイッチ3のスライド動作を補助する機能を有しており、平面的には第1ケース2aの長手方向に沿って延在するように形成され、断面的には第1ケース2aの内面に垂直な方向に沿って延在するように形成されている。このうち、ガイド部2a3、2a4は、互いに平行となるように対向した状態で第1ケース2aの内面に立設されている。凸部2a5は、第1ケース2aの溝A1の形成箇所に形成されており、平面

的には、第1ケース2aの長手方向に沿って延在するように形成され、断面的には、第1ケース2aの内面に対して垂直な方向に沿って突出するように形成されている。凸部2a5は、図17～図19に示すように、スイッチ3の凹部3e1に嵌め合わされるようになっている。これにより、スイッチ3を移動させる際に、凸部2a5で形成されるレールに沿って直線的にスイッチ3を移動させることができるので、スイッチ3を安定した状態で動作させることが可能になっている。

【0022】

また、凸部2a6は、スイッチ装着領域SWAのガイド部2a4の一部に形成されている。この凸部2a6は、平面的には第1ケース2aの長手方向に沿って延在するように形成され、断面的には、第1ケース2aの内面に平行な方向に沿って延在するように形成されている。凸部2a6は、図17～図19に示すように、スイッチ3の凹部3e2に嵌め合わされるようになっている。これにより、スイッチ3を移動させる際に、凸部2a6で形成されるレールに沿って直線的にスイッチ3を移動させることが可能になっている。また、スイッチ3を第1ケース2aに装着した際に、第1ケース2aの凸部2a6をスイッチ3の凹部3e2に嵌め合わせることににより、スイッチ3が第1ケース2aから落ちないように、スイッチ3を第1ケース2aに仮固定（保持）することができる。これにより、後述するように、メモ리카ード1の組立工程を簡略化できるので、メモ리카ード1の生産性を向上させることが可能となる。

【0023】

さらに、凸部2a7、2a8は、スイッチ3の書き込み可／不可の境界を形成する機能、スイッチ3のクリック機能およびスイッチ3の仮固定（保持）機能等を有している。この凸部2a7、2a8は、ガイド部2a3、2a4の側面の一部に形成されており、平面的には第1ケース2aの長手方向に沿って互いに平行になるように延在形成され、また、ガイド部2a3、2a4の側面に対して垂直な方向に突出するように形成されている。また、凸部2a7、2a8は、スイッチ3との相対的な平面位置関係で言うと、スイッチ3の板ばね部3d、3dの凸部3d1、3d1が、凸部2a7、2a8の長手方向の両端から外れた位置にあ

るときに、スイッチ 3 の表出部 3 a がスイッチオンまたはオフの位置に配置されるように設けられている。ここでは、図 20 に示すように、凸部 2 a 7, 2 a 8 の長手方向の長さ L 4 は、溝 A 1 の両端の一方から、これに対向する表出部 3 a の一方の端までの長さ L 5 とほぼ等しくなるように形成されている。この凸部 2 a 7, 2 a 8 の平面的な対向間隔は、凸部 2 a 7, 2 a 8 の長手方向中央から両端部に向かって次第に狭くなるように設けられているとともに、いずれの箇所でもスイッチ 3 の 2 つの板ばね部 3 d, 3 d の凸部 3 d 1, 3 d 1 の先端から先端までの距離よりも小さくなるように形成されている。したがって、スイッチ 3 のオンオフの切り換えは、この凸部 2 a 7, 2 a 8 による障壁を乗り越えなければならず、ある程度の力を加えなければオンオフの切り換えができないようになっている（スイッチ 3 のオンオフの境界を形成する機能）。仮に凸部 2 a 7, 2 a 8 が無いとすると、スイッチ 3 の表出部 3 a は、図 17 および図 20 の上下方向に簡単に移動してしまい、スイッチとしての機能を果たさなくなってしまう、メモリカード 1 内のデータを、メモリカード 1 の使用者の意志に反して消してしまうこともある。

【0024】

また、スイッチ 3 がオンまたはオフに切り換えられる直前は、スイッチ 3 の 2 つの板ばね部 3 d, 3 d の凸部 3 d 1, 3 d 1 が、凸部 2 a 7, 2 a 8 の対向間隔が相対的に狭い箇所を通過するので、板ばね 3 d, 3 d は凸部 2 a 7, 2 a 8 から板ばね部 3 d, 3 d の双方が互いに近接する方向に押圧力を受けるが、スイッチ 3 がオンまたはオフに切り換えらる瞬間、板ばね 3 d, 3 d の凸部 3 d 1, 3 d 1 が凸部 2 a 7, 2 a 8 の端部から外れるので、板ばね 3 d, 3 d はその反発力（弾性力）により元の状態に戻る。この時、メモリカード 1 の使用者は、板ばね 3 d, 3 d が元の状態に戻るときの小さな衝撃や音を指先や耳で実感することができ、スイッチ 3 がオンまたはオフに設定されたことを確認することができる（スイッチ 3 のクリック機能）。この結果、スイッチ 3 がしっかりとオンまたはオフに設定されていないことに起因してメモリカード 1 のデータが消失してしまうのを防止できる。

【0025】

さらに、上記のようにスイッチ 3 の板ばね部 3 d, 3 d の凸部 3 d 1, 3 d 1 が上記凸部 2 a 7, 2 a 8 に接するようにスイッチ 3 を装着すると、板ばね部 3 d, 3 d の双方が互いに近接するような押圧力を凸部 2 a 7, 2 a 8 から受けるので、板ばね 3 d, 3 d からの反発力（弾性力）が凸部 2 a 7, 2 a 8 に対して加わるようになっている。そこで、スイッチ 3 を第 1 ケース 2 a に装着する際に、上記のようにスイッチ 3 の板ばね 3 d, 3 d による反発力が生じるようににスイッチ 3 を装着することにより、スイッチ 3 が第 1 ケース 2 a から簡単に落ちないように、スイッチ 3 を第 1 ケース 2 a に仮固定（保持）することができる（スイッチ 3 の仮固定（保持）機能）。これにより、後述するように、メモリカード 1 の組立工程を簡略化できるので、メモリカード 1 の生産性を向上させることが可能となる。

【0026】

しかも、本実施の形態のメモリカード 1 は、上記のようにスイッチ 3 を第 1、第 2 ケース 2 a, 2 b で挟み込む構造である上、チップ本体 4 が小さく、スイッチ装着領域 SWA を比較的広くとることができ、スイッチ 3 自体を大きめに設計できるので、スイッチの取り扱いが容易であると共に、メモリカード 1 の組立工程後においてもスイッチ 3 の保持および動作の安定性を確保できる。このため、組立工程後のメモリカード 1 においてスイッチ部分が破損してしまうといった不具合を低減または防止できる。したがって、メモリカード 1 の信頼性および寿命を向上させることが可能となる。

【0027】

次に、図 21 は上記第 2 ケース 2 b の内面側の全体平面図、図 22 は図 21 の X3-X3 線の断面図、図 23 は図 21 とは別の上記第 2 ケース 2 b の内面側の全体平面図、図 24 は図 23 の X3-X3 線の断面図、図 25 および図 26 は図 21 または図 22 の第 2 ケース 2 b の要部拡大断面図をそれぞれ示している。第 2 ケース 2 a の内面は、第 1 領域 MA2 と第 2 領域 SA2 とを有している。第 1 領域 MA2 は、上記メモリ本体 4 が配置される領域であり、メモリ本体 4 が収まり良く配置されるように形成されている。また、第 1 領域 MA2 の上記第 1 の端辺 C1 の近傍には、複数の開口部 B が第 1 の端辺 C1 に沿って並んで配置されて

いる。図 2 1 では、例えば 8 個の開口部 B が上記第 1 の端辺 C 1 に沿って一列に並んで配置され、図 2 3 では、例えば 12 個の開口部 B が上記第 1 の端辺 C 1 に沿って 2 列になって並んで配置されている。第 2 ケース 2 b においても、上記のようにメモリ本体 4 の平面外形を第 1、第 2 ケース 2 a, 2 b の平面外形よりも小さいものを使用したことにより、第 2 ケース 2 b の第 2 領域 S A 2 のスペースを十分に確保することができるので、この第 2 領域 S A 2 にメモリ本体 4 の収容以外の各種機能を持たせることが可能となっている。すなわち、第 2 領域 S A 2 は、例えば 3 つの凹部 2 b 1 と 3 つの凸部 2 b 2 と有している。

【0028】

3 つの凹部 2 b 1 は、上記第 1 ケース 2 a の凸部 2 a 1 が嵌め合わされる部分であり、メモリカード 1 の組立時に第 1 ケース 2 a と上記第 2 ケース 2 b との平面的な相対位置を合わせる機能や第 1 ケース 2 a と第 2 ケース 2 b とを接合する機能等を有している。凹部 2 b 1 の内側面の上部側は面取りされている。これにより、図 2 5 および図 2 6 に示すように、第 1、第 2 ケース 2 a, 2 b の位置合わせおよび接合の際に、第 1 ケース 2 a の凸部 2 a 1 が若干位置ずれしていたとしてもその位置ずれを補って第 1 ケース 2 a の凸部 2 a 1 を、第 2 ケース 2 b の凹部 2 b 1 に自己整合的にスムーズに嵌合させることが可能となっている。各凹部 2 b 1 は、平面円形状に形成されており、そのうちの 2 つは上記第 2 の端辺 C 2 側の両角部近傍に配置され、残る 1 つは中間線 C L 側の第 2 ケース 2 b の短方向中央に配置されている。すなわち、3 つの凹部 2 b 1 は、上記第 1 ケース 2 a の 3 つの凸部 2 a 1 の平面位置に合わさるように、三角形を描いた時の各々の頂点に配置されている。凹部 2 b 1 の位置や個数は、上記凸部 2 a 1 に合わせて設ければ良く、上記凸部 2 a 1 で説明したのと同様に、これに限定されるものではない。

【0029】

第 2 ケース 2 b の第 2 領域 S A 2 の上記 3 つの凸部 2 b 2 は、第 2 ケース 2 b の内面に対して垂直な方向に延びて形成されており、例えば後述の搬送テープに第 2 ケース 2 b を仮止めする時の仮止めピンとしての機能を有している。3 つの凸部 2 b 2 の各々の先端側は面取りされている。また、3 つの凸部 2 b 2 の各々

は、平面円形状に形成されており、そのうちの1つは上記第2の端辺C2側の第2ケース2bの短方向中央に配置され、残る2つは中間線CL側の凹部2b1の両側（図21および図23において凹部2b1の上下）に配置されている。すなわち、3つの凸部2b2も、三角形を描いた時の各々の頂点に配置されており、第2ケース2bの側面側から見た場合も第2ケース2bの第1、第2の端辺C1、C2側から見た場合も直線上に揃って並ぶことがないように配置されている。このように凸部2b2を分散させて配置したことにより、第2ケース2bを後述の搬送テープに取り付けた時の安定性を向上させることができる。ただし、3つの凸部2b2の配置による三角形は、上記した第1ケース2aの3つの凸部2a1の配置による三角形とは反対向きになるように配置されている。本実施の形態では後述するようにメモリカード1の組立工程時に一例として第2の端辺C2から第1の端辺C1に向かう方向に沿って第1ケース2aをその平面に水平になるように移動させて搬送テープから取り出し第2ケース2bと重ね合わせるようにするが、その時には第2ケース2bは移動させないので、第2ケース2bの3つの凸部2b2の配置で形成される三角形の向きを、第1ケース2aが移動してくる向きとは逆向きにしている。これにより、第1ケース2aが第2ケース2b側に移動して来た時にその衝撃で第2ケース2bが搬送テープから外れてしまうのを防止できる。また、第1ケース2aと第2ケース2bとで搬送テープに取り付ける凸部の配置で形成される三角形の向きを逆向きにすることで、第1ケース2aを取り付けるべき場所に第2ケース2bを取り付けてしまうといったような第1、第2ケース2aの取り付け間違いを無くすことができる。凸部2b2と上記凹部2b1との関係では、中間線CL近傍の2つの凸部2b2、2b2の間の距離L6が、第2ケース2bの角部近傍の2つの凹部2b1、2b1の間の距離L7よりも短くなっており、第1の端辺C1または第2の端辺C2側から見たときの中間線CL近傍の2つの凸部2b2、2b2の位置と、第2ケース2bの角部近傍の2つの凹部2b1、2b1の位置とが直線上に並ばずにずれて配置されている。そして、3つの凸部2b2の方が、3つの凹部2b1よりも比較的互いに近い距離に配置されている。これにより、第1ケース2aを取り付けるべき場所に第2ケース2bを取り付けてしまうといったような第1、第2ケース2aの取

り付け間違いを無くすることができる。凸部 2 b 2 の配置位置や個数は、これに限定されるものではない。凸部 2 b 2 の個数は 2 個以下または 4 個以上でも良いが、第 1 ケース 2 a を搬送テープに取り付けた時の安定性、第 1 ケース 2 a の凸部 2 a 1 との個数合わせ、取り付け方向間違いを無くすること等を考慮すると 3 個程度が好ましい。

【0030】

次に、本実施の形態のメモリカード 1 の組立工程で使用する搬送テープの一例を説明する。図 27 は搬送テープ（搬送キャリア）5 の平面図、図 28 は図 27 の搬送テープ 5 の長手方向の側面図、図 29 は図 27 の搬送テープ 5 の短方向の側面図、図 30 は図 27 の搬送テープ 5 の要部拡大平面図、図 31 は図 30 の搬送テープ 5 の要部拡大平面図、図 32 および図 33 は図 31 の Y1-Y1 線の断面図である。

【0031】

搬送テープ 5 は、例えば PET (polyethylen terephthalate)、ポリイミド系樹脂、ガラスエポキシ系樹脂、BT レジンまたはポリエステル等のような絶縁体、あるいは例えばステンレスまたはアルミニウム等のような金属を構成材料とする柔軟性を持ったフィルムからなり、搬送リールに巻き付けて搬送することが可能となっている。特に、搬送テープ 5 を使い捨てにする場合には、材料コストが小さく、また取り扱いも容易な PET を使用することが好ましい。また、搬送テープ 5 をリサイクルする場合には、耐久性を有するアルミニウムやステンレス等のような金属を使用することが好ましい。また、搬送テープ 5 の材料として上記金属を選択し、搬送テープ 5 と接地電位とを電氣的に接続することにより、搬送テープ 5 で発生した静電気等を搬送テープ 5 を通じて接地電位等に逃がすことができるので、メモリ本体 4 を収容後の搬送テープ 5 でのメモリ本体 4 の静電破壊を抑制または防止できる。搬送テープ 5 の長手方向に沿う両辺の近傍には、搬送テープ 5 の上下面を貫通するように開口された複数のスプロケットホール 5 a が搬送テープ 5 の長手方向に沿って一定の間隔毎に形成されている。このスプロケットホール 5 a にスプロケットホイールの爪が噛み合わされた状態でスプロケットホイールが回転することにより搬送テープ 5 を高い位置精度で送ることが可

能となっている。また、搬送テープ 5 の長手方向に沿う一方の辺の近傍には、搬送テープ 5 の上下面を貫通するように開口された複数の開口部 5 b が、搬送テープ 5 の長手方向に沿って一定のピッチ P 1 毎に形成されている。ピッチ P 1 は、例えば 3 6 mm 程度である。本実施の形態では搬送テープ 5 に開口部 5 b が、例えば 1 0 個配置されているので、搬送テープ 5 の両端の開口部 5 b 間のピッチ P 2 は、例えば 3 2 4 mm 程度である。後述するように、メモリカード 1 の組立工程時には、この開口部 5 b を通じて第 2 ケース 2 b の第 1 領域 M A 2 にメモリ本体 4 が収容される。すなわち、搬送テープ 5 の開口部 5 b が形成されている箇所は、1 つのメモリカード 1 の組立で使用する単位領域となっている。

【 0 0 3 2 】

搬送テープ 5 の各単位領域にはケース取付部 5 c , 5 d が形成されている。ケース取付部 5 c は、第 1 ケース 2 a を搬送テープ 5 の上面側に仮止めする手段であり、第 1 ケース 2 a の 3 つの凸部 2 a 1 の平面位置に合うように 3 箇所に設けられている。また、ケース取付部 5 d は、第 2 ケース 2 b を搬送テープ 5 の下面側に仮止めする手段であり、第 2 ケース 2 b の 3 つの凸部 2 b 2 の平面位置に合うように 3 箇所に設けられている。ケース取付部 5 c , 5 d の平面位置は搬送テープ 5 の短方向にずれて配置されている。これは第 1、第 2 ケース 2 a を搬送テープ 5 の短方向にずらして配置する必要性を有しているからである。また、上記のように長さ L 6 は長さ L 7 よりも短い。搬送テープ 5 の短方向におけるケース取付部 5 d の隣接ピッチである長さ L 8 は、搬送テープ 5 の短方向におけるケース取付部 5 c の隣接ピッチである長さ L 9 と等しくなっている。各ケース取付部 5 c は、平面コ字状の開口部 5 c 1 と、開口部 5 c 1 の開口により形成された凸部 5 c 2 と、その凸部 5 c 2 の先端近傍に形成された孔 5 c 3 とを有している。また、各ケース取付部 5 d も同様の構造となっており、平面コ字状の開口部 5 d 1 と、開口部 5 d 1 の開口により形成された凸部 5 d 2 と、その凸部 5 d 2 の先端近傍に形成された孔 5 d 3 とを有している。孔 5 c 3 に第 1 ケース 2 a の凸部 2 a 1 が挿入され、また、孔 5 d 3 に第 2 ケース 2 b の凸部 2 b 2 が挿入されることで、第 1、第 2 ケース 2 a , 2 b が搬送テープ 5 に仮止めされるようになっている。凸部 5 c 2 , 5 d 2 は、全て開口部 5 b の方向に向かって凸となるよ

うに配置されている。すなわち、第1、第2ケース2 a, 2 bを搬送テープ5から取り外す時に第1、第2ケース2 a, 2 bを移動させる方向に向かって凸となるように配置され、第2ケース2 a, 2 bの移動方向において搬送テープ5と凸部5 c 2, 5 d 2とが開口部5 c 1, 5 d 1によって分離されている。このような構成にすることにより、第1、第2ケース2 a, 2 bを搬送テープ5の平面に水平になるように移動させると、凸部5 c 2, 5 d 2の先端と孔5 c 3, 5 d 3との間の樹脂部分が切れて、第1、第2ケース2 a, 2 bを搬送テープ5から良好に取り外すことが可能になっている。また、開口部5 c 1, 5 d 1および凸部5 c 2, 5 d 2の構成により、第1、第2ケース2 a, 2 bは搬送テープ5の平面に交差する方向からの力に対して余裕ができるので、搬送テープ5を搬送リール等に巻き付けた時等に第1、第2ケース2 a, 2 bが簡単に外れてしまうことがないようにできる。

【0033】

次に、本実施の形態のメモリカードの組立方法の一例を図34の工程図に沿って説明する。

【0034】

まず、図34のメモリ本体4の組立工程100を図35～図39により説明する。図35～図39はその組立工程中における基板フレーム6の主面の平面図である。ここでは、図35に示すように、短冊状の基板フレーム6を用意する。この基板フレーム6の枠体6 aには、既に複数の配線基板4 aがその2つの短辺中央に接続された微細な連結部6 bを介して接続されている。この段階では、枠体6 a、連結部6 bおよび配線基板4 aは一体的に形成されている。また、配線基板4 aの面取り部CF2～CF4も既に形成されている。続いて、図36に示すように、基板フレーム6の各配線基板4 aの主面上にチップ4 c 1, 4 c 2を実装する（図34の工程101）。この時、相対的に大きなメモリ用のチップ4 c 1を面取り部CF2から離れた箇所に実装し、相対的に小さなコントローラ用のチップ4 c 2を面取り部CF2に近い箇所に実装する。その後、配線基板4 aおよびチップ4 c 1, 4 c 2の配線、電極（パッドPD1, PD2を含む）の表面を清浄化すべく、例えばプラズマクリーニング処理を施す。この工程は、薄く形

成されている金メッキ層の表面を清浄にすることで、この工程に続くボンディングワイヤ工程時にワイヤと金メッキ層との接続状態を良好にすることを主目的としている。次いで、図37に示すように、各配線基板4aにおいて、チップ4c1、4c2のパッドPD1、PD2と配線基板4aの配線や電極とをボンディングワイヤWR1、WR2を通じて電氣的に接続する（図34の工程102）。続いて、図38に示すように、複数の配線基板4aの各々のチップ4c1、4c2およびボンディングワイヤWR1、WR2等をトランスファモールド法によって一括して封止し、各配線基板4a上に封止部4mを形成する（図34の工程103）。上記ワイヤボンディング工程後、モールド工程前に、封止部4mの接着性を向上させる観点から上記クリーニング処理を配線基板4aに対して施しても良い。その後、図39に示すように、連結部6bを切断することにより、基板フレーム6から配線基板4aを分離する（図34の工程104）。このようにしてメモリ本体4を製造する。このようにして製造された複数のメモリ本体4は、搬送容器等に収容した状態でストックしておいても良い。ここでは、製造された複数のメモリ本体4を続く工程に搬送し、メモリカードの組立工程を進める場合について説明する。

【0035】

続く組立工程では、組立が要求されたメモリカードがマルチメディアカード（以下、MMCという）規格のものか、SDカード規格のものかを判断する（図34の工程201）。MMCの場合は、さらにフルサイズ（以下、Full Size：FSと略す）MMCか、リデュースサイズ（以下、Reduce Size：RSと略す）MMCかを判断する（図34の工程202）。

【0036】

FSMMCの場合は、図40および図41に示すようなFSMMC用のキャップ7を用意する（図34の工程300）。図40および図41はそれぞれキャップ7の表面および裏面の平面図を示している。キャップ7は、例えば軽量化、加工容易性および柔軟性を図る観点からABS樹脂やPPE（Poly Phenylene Ether；ポリフェニレンエーテル）等のような絶縁性を有する樹脂からなり、キャップ7の前面側の一方の角部は角がとられてインデックス用の面取部CF5が形成

されている。このインデックス用の面取り部CF5は、規格化されているもので、フルサイズMMCを所望の電子装置に装着する際の装着方向を認識し易くする等の機能を有している。キャップ7の裏面において上記面取り部CF5が形成された側には溝7aが形成されている。溝7aは、上記メモリ本体4が収まり良く嵌め合わせることが可能なように、メモリ本体4の配線基板4aと同一平面形状で、かつ配線基板4aよりも若干大きな平面寸法で形成されている。溝7aの短方向の長さは、キャップ7の長手方向の長さの半分より小さく形成されている。また、溝7aにおいて、キャップ7の前面側の一方の角部は、キャップ7の面取り部CF5に沿うように角が取られて面取り部CF6が形成されている。また、キャップ7の長手方向中間線CL2側の2つの角部は角がとられて面取り部CF7、CF8が形成されている。面取り部CF7、CF8は、面取り部CF6よりも小さく、互いに左右対称に形成されている。なお、符号7bはFSMMCを所望の電子装置に装着する際の挿入方向を示す平面三角形状のマーク、符号7cはFSMMCの分類等を書き示す等、種々の情報を記載するためのシール等を貼り付けるためのもの窪み、符号7d、7eはカード取り出し溝、符号7fは段差部をそれぞれ示している。

【0037】

続いて、FSMMCの組立工程では、図42および図43に示すように、上記キャップ7の溝7a内にメモリ本体4を組み込み接着剤で固定して、FSMMC1Aを組み立てる（図34の工程301）。図42はFSMMC1Aの裏面の平面図、図43は図42のX4-X4線の断面図を示している。FSMMC1Aの外形寸法は、例えば長辺が24mm、短辺が32mm、厚さが1.4mmである。FSMMC1Aは、キャップ7のみなので、組立が手軽な上、上記したメモリカード1よりも薄くなっている。ここでは図10で示した13端子タイプのメモリ本体4を使用した場合を例示している。このFSMMC1Aの場合も、メモリ本体4がキャップ7の長手方向の半分よりも小さいので、上記メモリカード1で説明したのと同様に、折り曲げ応力によるメモリ本体4（配線基板4aおよび半導体チップ）の劣化や破損を抑制または防止できるので、FSMMC1Aの信頼性および寿命を向上させることが可能となる。また、キャップ7の溝7aの角に

面取り部 C F 7, C F 8 を形成したことにより、面取り部 C F 7, C F 8 を設けない場合に比べて配線基板 4 a と溝 7 a との接触長さを長くすることができるので、配線基板 4 a とキャップ 7 との接合強度を向上させることができる。また、配線基板 4 に面取り部 C F 3, C F 4 を設け、これに対応するようにキャップ 7 の溝 7 a に面取り部 C F 7, C F 8 を設けて応力集中し易い直角部を無くしたことにより、応力を分散させることができる。これらにより、F SMMC 1 A の曲げ強度試験に際して、配線基板 4 a の剥離やキャップ 7 のクラックを抑制または防止できる。しかも、この曲げ強度を向上させる構造は、他の新たな部材を追加するわけではなく、メモリ本体 4 の配線基板 4 a の角部およびキャップ 7 の溝 7 a の角部を面取りするだけの単純な構造であり、その形成が容易である。したがって、生産性を阻害することなく信頼性の高い F SMMC 1 A を得ることができる。また、F SMMC 1 A においても、上記メモリカード 1 と同様に F SMMC 1 A の背面からメモリ本体 4 の配線基板 4 a までの間に長い絶縁性の領域が存在し、F SMMC 1 A の背面側からメモリ本体 4 の半導体チップまでの電氣的経路の距離が長いため、静電破壊試験時に半導体チップが破壊され難い構造となっている。したがって、F SMMC 1 A の歩留まりおよび信頼性を向上させることが可能となる。さらに、F SMMC 1 A においても、上記メモリカード 1 と同様に、メモリ本体 4 の配線基板 4 a の面積および封止部 4 m の体積を、メモリ本体 4 の配線基板 4 a の平面外形がキャップ 7 の平面外形と同程度とされる構造の配線基板や封止部の体積の半分よりも小さくすることができるので、F SMMC 1 A をより軽くすることができる。特に、本実施の形態の F SMMC 1 A ではメモリ本体 4 の配線基板 4 a の角部が面取りされているので、さらに軽量化を推進することができる。したがって、本実施の形態の F SMMC 1 A の携帯性をさらに向上させることが可能となる。なお、F SMMC 用のキャップ 7 にその半分程度のメモリ本体 4 を使用した場合の問題点やそれを解決するためメモリ本体 4 の配線基板 4 a の角部およびキャップ 7 の溝 7 a の角部を面取りする構成等については、本願発明者を含む P C T / J P 0 1 / 1 1 6 4 0 (国際出願日: 2001 年 1 月 28 日、優先日: 2001 年 4 月 2 日) に記載されている。

【0038】

一方、図34の工程202に戻り、MMCがRSMMCの場合は、図44および図45に示すようなRSMMC用のキャップ8を用意する（図34の工程400）。図44および図45はそれぞれキャップ8の表面および裏面の平面図を示している。キャップ8は、キャップ7と同様の樹脂からなり、キャップ7と同様に、キャップ8の前面側の一方の角部は角がとられてインデックス用の面取部CF5が形成されている。キャップ8の裏面において上記面取り部CF5が形成された側には溝8aが形成されている。溝8aは、上記メモリ本体4が収まり良く嵌め合わせることが可能なように、メモリ本体4の配線基板4aと同一平面形状で、かつ配線基板4aよりも若干大きな平面寸法で形成されている。溝8aは、上記キャップ7の溝7aと同じなので説明を省略する。RSMMC用のキャップ8の表裏面において、キャップ8の背面側の両角部には、断面凸状のアダプタ装着部8b、8bが形成されている。このアダプタ装着部8bは、RSMMCをFSMMCのサイズに変換するためのアダプタの凹部が嵌め合わされる箇所である。また、キャップ8の裏面において、キャップ8の背面近傍側の長手方向中央には、アダプタ爪装着部8cが形成されている。このアダプタ爪装着部8cは、上記アダプタの爪が引っ掛かる箇所である。なお、符号8dはRSMMCを所望の電子装置に装着する際の挿入方向を示す平面三角形のマーク、符号8eはRSMMCの分類等を書き示す等、種々の情報を記載するためのシール等を貼り付けるためのもの窪み、符号8fはカード取り出し溝をそれぞれ示している。

【0039】

続いて、RSMMCの組立工程では、図46および図47に示すように、上記キャップ8の溝8a内にメモリ本体4を組み込み接着剤で固定して、RSMMC1Bを組み立てる（図34の工程401）。図46はRSMMC1Bの表面側の全体斜視図、図47は図46のRSMMC1Bの裏面側の全体斜視図である。RSMMC1Bの外形寸法は、例えば長辺が24mm、短辺が18mm、厚さが1.4mmである。ここでも図10で示した13端子タイプのメモリ本体4を使用した場合を例示している。また、図48はRSMMC1Bにアダプタ9を装着した状態を示す表面側の平面図、図49はその側面図、図50はその裏面側の平面図である。アダプタ9をRSMMC1Bに装着することでRSMMCをFSMMC

Cに変換することができる。なお、このRSMMC1Bおよびアダプタ9については、上記した本願発明者を含むPCT/JP01/11640（国際出願日：2001年12月28日、優先日：2001年4月2日）に記載されている。

【0040】

このように本実施の形態では、同一のメモリ本体4を用いてFSMMC1AとRSMMC1Bとの両方を製造できる。すなわち、FSMMC1AおよびRSMMC1Bで、メモリ本体4の組立工程を共有することができるので、FSMMC1AおよびRSMMC1Bの生産性を向上させることができる。なお、上記の説明では13端子のメモリ本体4を使用した場合について説明したが、9端子のメモリ本体4を使用することもできる。

【0041】

次に、図34の工程201に戻り、要求されたメモリカードが本実施の形態のメモリカード1のようなSDカード規格の場合について説明する。SDカードはMMCと外形および機能上互換性を有している。本実施の形態のメモリカード1の組立工程を説明する前に、その準備工程500、600について説明する。まず、準備工程500では、前記した第1ケース2aを用意する（図34の工程501）。続いて、第1ケース2aのスイッチ装着領域SWAにスイッチ3を取り付ける（図34の工程502）。このため、本実施の形態では、工程502以降において、小さなスイッチ3を相対的に大きな第2ケース2aと一体的に取り扱うことができるので、メモリカード1の組立工程をスムーズに進めることができる。したがって、メモリカード1の生産性を向上させることが可能となる。本実施の形態では、このようなスイッチ3を保持する第1ケース2aを複数個組み立てた後、そのスイッチ3を保持する複数の第1ケース2aを搬送容器等に入れてストックしておくこともできるが、ここでは、スイッチ3を保持する複数の第1ケース2aを続く準備工程600に搬送し、準備工程600を進める場合について説明する。

【0042】

続く準備工程600では、まず、前記した搬送テープ5を用意する（図34の工程601）。図51は搬送テープ5の要部斜視図を示している。この段階では

第1、第2ケース2 a, 2 bは取り付けられていない。続いて、図5 2の組立工程A P 1に示すように、搬送テープ5の下面（第2面）に、前記した第2ケース2 bをその内側面が搬送テープ5の下面を向くようにした状態で取り付ける（図3 4の工程6 0 2）。すなわち、第2ケース2 bの凸部2 b 2を搬送テープ5のケース取付部5 dの孔5 d 3に圧入する。ここでは図2 1に示した8個の開口部Bを有する第2ケース2 bを取り付けた場合が例示されているが、図2 3に示した1 2個の開口部Bを有する第2ケース2 bを取り付けても良い。続いて、図5 2の組立工程A P 2に示すように、搬送テープ5の上面（上記第2ケース2 bが取り付けられた下面の反対側の面：第1面）に、上記スイッチ3を保持する第1ケース2 a（準備工程5 0 0）を、その内側面が搬送テープ5の上面を向くようにした状態で取り付ける（図3 4の工程7 0 3）。すなわち、第1ケース2 aの凸部2 a 1を搬送テープ5のケース取付部3 cの孔3 c 1内に圧入する。第1、第2ケース2 aは、搬送テープ5の短方向にずれて配置されており、搬送テープ5の開口部5 bからは第2ケース2 b内面の第1領域MA 2が露出されている。このような配置により、後述するようにメモリカード1を流れ作業で自動的に組み立てることが可能となっている。このような第1、第2ケース2 a, 2 bの取り付けを搬送テープ5の単位領域毎に搬送テープ5を送りながら自動的に行う。第1、第2ケース2 a, 2 bの取り付け順序は逆でも良い。搬送テープ5の全ての単位領域に第1、第2ケース2 a, 2 bを取り付けた後、搬送テープ5を搬送リールに巻き取る。このように本実施の形態では、メモリカード1を構成する第1、第2ケース2 a, 2 bおよびスイッチ3を、その後の組立工程がし易いようにした状態で搬送テープ5に一纏めにして用意し、続く組立工程に提供することが可能となっている。このため、メモリカード1の構成部品が、ばらばらになって組立工程に搬入される場合に比べて、手間をかけずに比較的簡単な作業でメモリカード1を組み立てることが可能となる。したがって、メモリカード1の生産性を向上させることが可能となる。また、メモリカード1の製造時間を短縮することが可能となる。本実施の形態では、搬送テープ5を巻き取った搬送リールをストックしておくこともできるが、ここでは、その搬送リールをメモリカード1の組立工程に搬送し、メモリカード1の組立工程を進める場合について説明する。

。

【 0 0 4 3 】

次に、SDカード規格のメモリカード1の組立工程を説明する。図34の工程201で、SDカード（メモリカード1）を選択した場合は、さらに9端子タイプのSDカードか、13端子タイプのSDカードかを判断する（図34の工程203）。9端子タイプのSDカードの場合、最初から図11で示した9端子タイプのメモリ本体4を使用しても良いが、本実施の形態では、図10で示した13端子タイプのメモリ本体4を使用する場合について説明する。まず、SDカードの組立工程では、ケース付き搬送テープを用意する（図34の工程700）。すなわち、上記準備工程500、600で準備しておいた搬送テープ5を用意する。ここでは8個の開口部Bを有する第2ケース2bが取り付けられた搬送テープ5を用意する。続いて、搬送テープ5を有する搬送リールを組立装置に装着してメモリカード1を自動的に組み立てる（図34の工程701）。図53はこの組立工程を模式的に示している。符号5Rは搬送リール、矢印Hは工程順を示している。組立工程は、搬送テープ5が矢印Hの方向に順送りされる最中に流れ作業で自動的に行われる。組立工程AP2は、第1、第2ケース2a、2bおよびスイッチ3が搬送テープ5に装着されている段階を示している。第2ケース2aは、8個の開口部Bが開口されたものを使用する。続く、組立工程AP3は、搬送テープ5の開口部5b側の一部をカットする工程を示している。続く、組立工程AP4は、搬送テープ5の第2ケース2bの第1領域MA2に、メモリ本体4をその裏面（外部接続端子4tの形成面）を第2ケース2aの内面側に向けた状態で収容する。メモリ本体4は、上記のように13個の外部接続端子4tが形成されたものを用いる。続く組立工程AP5では、第1ケース2aをその平面に水平になるように押し出してメモリ本体4を覆うように第2ケース2bと重ねる。この段階での第1、第2ケース2a、2bの相対的な平面位置は組立装置側で確保されている。続く組立工程AP6では、第1、第2ケース2a、2bの両方を搬送テープ5から同時に押し出す。この時、第1ケース2aの凸部2a1が、第2ケース2bの凹部2b1に嵌め合わされることにより、第1、第2ケース2a、2bの相対的な平面位置が自己整合的に合わされる。続く、組立工程AP7では

、第1ケース2 aの凸部2 a 1を第2ケース2 bの凹部2 b 1に圧入した後、例えば超音波振動により第1、第2ケース2 a, 2 bの接触部を僅かに溶かして第1、第2ケース2 a, 2 bを接合する。また、図5 3の組立工程A P 8では、不要となった搬送テープ5の単位領域を裁断する。このようにしてメモ리카ード1を組み立てる。ここで、上記の例では、図5 4に示すように、13個の外部接続端子4 tを有するメモリ本体4を使用した。図5 5に示すように、8個の開口部Bを有する第2ケース2 bを使用した。自動的に9個の外部接続端子4 tを有するメモ리카ード1を組み立てることができる。このように本実施の形態では、メモ리카ード1の外部接続端子4 tの数を、第2ケース2 bの種類を選択することで変更することができる。したがって、メモ리카ード1の組立工程での種類の変更に柔軟にしかも素早く対応することもできる。なお、上記の説明では13端子のメモリ本体4を使用した場合について説明したが、最初から9端子のメモリ本体4を使用することもできる。

【0044】

次に、図3 4の工程2 0 3に戻り、13端子タイプのSDカードを選択した場合について説明する。この場合もほぼ同様に、まず、ケース付き搬送テープを用意する（図3 4の工程8 0 0）。すなわち、上記準備工程5 0 0, 6 0 0で準備しておいた搬送テープ5を用意する。ただし、ここでは図2 3で示したような12個の開口部Bを有する第2ケース2 bが取り付けられた搬送テープ5を用意する。続いて、上記と同様に、搬送テープ5を有する搬送リールを組立装置に装着してメモ리카ード1を自動的に組み立てる（図3 4の工程8 0 1）。この場合も、図5 3の組立工程A P 4で、上記と同様に13個の外部接続端子4 tを有するメモリ本体4を収容する。このようにして、例えば図5 6に示すように、13個の外部接続端子4 tを有するメモ리카ード1を組み立てることができる。

【0045】

このように本実施の形態では、同一のメモリ本体4を用いて、MMC（FSMMC 1 A、RSMMC 1 B）およびSDカード（9端子タイプのメモ리카ード1、13端子タイプのメモ리카ード1）の異種類のメモ리카ードを製造できる。すなわち、MMC（FSMMC 1 A、RSMMC 1 B）およびSDカード（9端子

タイプ、13端子タイプ)の異種類のメモリカードで、メモリ本体4の組立工程を共有することができるので、MMC (FSMMC1A、RSMMC1B)およびSDカード(9端子タイプ、13端子タイプ)の異種類のメモリカードの両方の生産性を向上させることが可能となる。また、異種類のメモリカードの両方の製造時間を短縮することが可能となる。

【0046】

また、本実施の形態では、メモリ本体4、スイッチ3を保持する第2ケース2aおよび第1、第2ケース2a、2bを有する搬送テープ5を種々のメモリカードに使用することができるので、メモリ本体4、スイッチ3を保持する第2ケース2a、第1、第2ケース2a、2bを有する搬送テープ5のそれぞれをストックしておくことができる。このため、メモリカードの実際の組立工程は、図34の工程201以降から行うことができる。したがって、MMC (FSMMC1A、RSMMC1B)およびSDカード(9端子タイプ、13端子タイプ)の異種類のメモリカードの両方の製造時間を短縮することが可能となる。

【0047】

(実施の形態2)

前記実施の形態1では、メモリ本体の平面外形が第1、第2ケースの平面外形の半分よりも小さい場合において、第2ケースの種類を選択することにより、13端子から9端子の変更を行う方法を説明した。この技術は、メモリ本体の平面外形が第1、第2ケースの平面外形と同程度の場合のSDカード規格のメモリカードにも適用できる。

【0048】

図57～図59は、メモリ本体10の平面外形が第1ケース11aの平面外形と同程度の場合のSDカード規格のメモリカードの一部を示している。図57はメモリ本体10の裏面の平面図、図58はメモリ本体10の主面の平面図、図59は図58のメモリ本体10の側面図をそれぞれ示している。メモリ本体10の配線基板10aの裏面には、例えば13個の外部接続端子10tが配置されている。メモリ本体10の主面には、フラットパッケージ10b1、10b2が実装されている。フラットパッケージ10b1には上記メモリ回路を有するチップが

封止され、フラットパッケージ 10b2 にはそのコントロール回路を有するチップが封止されている。12 はスイッチを示している。

【0049】

この場合も、図 21 に示したように 8 個の開口部 B を有する第 2 ケースを選択すれば、図 55 に示したように 9 端子のメモリカードを組み立てることができ、図 23 に示したように 12 個の開口部 B を有する第 2 ケースを選択すれば、図 56 に示したように 13 端子のメモリカードを組み立てることができる。

【0050】

(実施の形態 3)

図 60 (a) ~ (c) は、各動作モードでのメモリ本体 4 の外部接続端子 4t の使用ピン配置例を示している。図 60 (a) は、8 ビットモードで、13 個の外部接続端子 4t の全てが使用される。このモードがデータを最も高速処理することが可能なモードである。また、図 60 (b) は、4 ビットモードで、13 個の外部接続端子 4t のうち、9 個の外部接続端子 4t が使用される。このモードは 8 ビットモードの次にデータを高速処理することが可能なモードである。図 60 (c) は、1 ビットモードで、13 個の外部接続端子 4t のうち、7 個の外部接続端子 4t が使用される。DAT, DAT0 ~ DAT7 はデータ信号用の外部接続端子 4t、CLK はクロック信号用の外部接続端子 4t、CMD はコマンド信号用の外部接続端子 4t、CD はメモリカード 1 を電子装置に装着した際に電子装置側にメモリカードを装着したことを伝えるカードディテクト信号用の外部接続端子 4t、RSV はリザーブ用の外部接続端子 4t、CS はチップセレクト信号用の外部接続端子 4t、VCC は高電位側の電源電圧用の外部接続端子 4t および VSS は基準電位側の電源電圧用の外部接続端子 4t をそれぞれ示している。

【0051】

次に、図 61 および図 62 は、メモリカード 1 を電子装置に装着した際にメモリカードが上記のどの動作モードかを判断するためのセットアップ動作フロー図を示している。図 61 は上記 3 つのモードに対応のフロー図、図 62 は 1 ビットと 4 ビットとの両モードに対応のフロー図である。図 61 および図 62 のいずれ

の場合もメモリカード1が所望の電子装置に装着され、その外部接続端子4 tが電子装置側のホスト（コネクタ）に接続されると最初は1ビットモードで起動する。続いて、図6 1では、8ビットモードおよび4ビットモードの起動コマンドを順にメモリカード1のコマンド用の外部接続端子4 T（CMD）に入力し、そのモード変更コマンドに対する受付完了の応答があったところで、その応答のあったモードで動作する。8ビットおよび4ビットのいずれのモード変更コマンドに対しても応答が無ければ1ビットモードで動作する。一方、図6 2では、1ビットモードで起動した後、4ビットモード起動コマンドをメモリカード1のコマンド用の外部接続端子4 t（CMD）に入力し、4ビットモードの準備完了か否かを判断する。これに応答があれば4ビットモードで動作し、応答が無ければ1ビットモードで動作する。

【0052】

上記のような各モードの使用端子に対応するために、前記実施の形態1で説明した13端子（13個の外部接続端子4 t）を有するメモリ本体4のコントローラ用のチップ4 c 2は、1ビットモードで起動する機能と、8ビットモード起動コマンドに応答して8ビットモードを起動する機能と、4ビットモード起動コマンドに応答して4ビットモードを起動する機能を備えている。

【0053】

また、前記実施の形態1に記載されている様に、13端子を有するメモリ本体4の配線基板4 aを使用し、かつ、ケースによって選択的に外部接続端子4 tを覆って9端子、4ビットモード対応のメモリカード1を形成する場合において、前記1ビットモード、4ビットモード、8ビットモードに対応したコントローラ用のチップ4 c 1を使用する場合には、カード外形の工夫によって8ビット対応ホスト（電子装置側のコネクタ）に誤挿入されない様にする必要がある。前記カード外形の工夫としては例えば、前記4ビットモード対応のメモリカードを、8ビット対応ホストに挿入されない程度に厚くする事などが有る。

【0054】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない

範囲で種々変更可能であることはいうまでもない。

【0055】

例えばチップの接続方式として、ワイヤボンディング方式による接続の他に、バンプ電極を使用した接続方式を採用することもできる。

【0056】

また、第1、第2ケースの位置合わせや搬送で使用した凸部および凹部の関係は逆でも良い。また、外部接続端子を露出させる開口部が設けられた第2ケースにスイッチ装着領域を設けても良い。

【0057】

以上の説明では主として本発明者によってなされた発明をその背景となった利用分野であるフラッシュメモリ（EEPROM）を内蔵するメモリカードに適用した場合について説明したが、それに限定されるものではなく、例えばSRAM（Static Random Access Memory）、FRAM（Ferroelectric Random Access Memory）またはMRAM（Magnetic Random Access Memory）等のような他のメモリ回路を内蔵するメモリカードにも適用できる。また、メモリ回路を有しないIC（Integrated circuit）カードにも適用できる。

【0058】

【発明の効果】

本願によって開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下の通りである。

【0059】

すなわち、配線基板とこれに電氣的に接続された半導体チップとを有するIC本体をケースで挟み込むようにして保持するようなICカードにおいて、平面外形が上記ケースの半分よりも小さい上記IC本体を、上記ケースの第1の端辺とその反対側の第2の端辺との中間よりも上記第1の端辺寄りの領域に配置することにより、ICカードの信頼性を向上させることが可能となる。

【0060】

また、配線基板とこれに電氣的に接続された半導体チップとを有するIC本体をケースで挟み込むようにして保持するようなICカードにおいて、平面外形が

上記ケースの半分よりも小さい上記 IC 本体を、上記ケースの第 1 の端辺とその反対側の第 2 の端辺との中間よりも上記第 1 の端辺寄りの第 1 領域に配置し、上記ケースの第 1 領域以外の領域に、IC カードの組み立てに寄与する第 2 領域を設けたことにより、IC カードの生産性を向上させることが可能となる。

【図面の簡単な説明】

【図 1】

本発明の一実施の形態である IC カードの主面側の全体斜視図である。

【図 2】

(a) は本発明の一実施の形態である IC カードの裏面側の全体斜視図、(b) は同図 (a) の要部拡大斜視図である。

【図 3】

図 1 および図 2 の IC カードの分解斜視図である。

【図 4】

図 1 ～図 3 の IC カードのスイッチおよび IC 本体を配置した状態での第 1 ケースの内側面の平面図である。

【図 5】

図 1 ～図 3 の IC カードのスイッチおよび IC 本体を配置した状態での第 2 ケースの内側面の平面図である。

【図 6】

図 1 ～図 3 の IC カードの IC 本体の主面側の平面図である。

【図 7】

図 6 の X1-X1 線の断面図である。

【図 8】

図 1 ～図 3 の IC カードの IC 本体の半導体チップを示す平面図である。

【図 9】

図 1 ～図 3 の IC カードの IC 本体の半導体チップを示す平面図である。

【図 10】

図 1 ～図 3 の IC カードの IC 本体の裏面の平面図である。

【図 11】

図 1 ～図 3 の I C カードの I C 本体の裏面の平面図である。

【図 1 2】

図 1 ～図 3 の I C カードのスイッチの平面図である。

【図 1 3】

図 1 2 の矢印 E 方向から見たスイッチの側面図である。

【図 1 4】

図 1 2 の矢印 F 方向から見たスイッチの側面図である。

【図 1 5】

図 1 ～図 3 の I C カードの第 1 ケースの内面側の全体平面図である。

【図 1 6】

図 1 5 の X 2 - X 2 線の断面図である。

【図 1 7】

図 1 6 の第 1 ケースにスイッチを装着した状態を示す第 1 ケースの内面側の全体平面図である。

【図 1 8】

図 1 7 の X 2 - X 2 線の断面図である。

【図 1 9】

図 1 8 の要部拡大断面図である。

【図 2 0】

図 1 7 の第 1 ケースに装着したスイッチを移動させた状態を示す第 1 ケースの内面側の要部平面図である。

【図 2 1】

図 1 ～図 3 の I C カードの第 2 ケースの内面側の全体平面図である。

【図 2 2】

図 2 1 の X 3 - X 3 線の断面図である。

【図 2 3】

図 1 ～図 3 の I C カードの図 2 1 とは別の第 2 ケースの内面側の全体平面図である。

【図 2 4】

図 2 3 の X 3 - X 3 線の断面図である。

【図 2 5】

図 2 1 または図 2 3 の第 2 ケースの要部拡大断面図である。

【図 2 6】

図 2 1 または図 2 3 の第 2 ケースの要部拡大断面図である。

【図 2 7】

本発明の一実施の形態である I C カードの組立で用いる搬送キャリアの一例の平面図である。

【図 2 8】

図 2 7 の搬送キャリアの長手方向の側面図である。

【図 2 9】

図 2 7 の搬送キャリアの幅方向の側面図である。

【図 3 0】

図 2 7 の搬送キャリアの要部拡大平面図である。

【図 3 1】

図 3 0 の搬送キャリアの要部拡大平面図である。

【図 3 2】

図 3 1 の Y 1 - Y 1 線の断面図である。

【図 3 3】

図 3 1 の Y 1 - Y 1 線の断面図である。

【図 3 4】

本発明の一実施の形態である I C カードの組立工程の一例の工程図である。

【図 3 5】

本発明の一実施の形態である I C カードの I C 本体の組立工程中における配線基板の主面の平面図である。

【図 3 6】

図 3 5 に続く I C カードの I C 本体の組立工程中における基板フレームの主面の平面図である。

【図 3 7】

図 36 に続く IC カードの IC 本体の組立工程中における基板フレームの主面の平面図である。

【図 38】

図 37 に続く IC カードの IC 本体の組立工程中における基板フレームの主面の平面図である。

【図 39】

図 38 に続く IC カードの IC 本体の組立工程中における基板フレームの主面の平面図である。

【図 40】

本発明の一実施の形態の IC カードの組立工程で用意されたキャップの表面の平面図である。

【図 41】

図 40 のキャップの裏面の平面図である。

【図 42】

図 40 および図 41 のキャップを用いて組み立てられた IC カードの裏面の平面図である。

【図 43】

図 42 の X4 - X4 線の断面図である。

【図 44】

本発明の一実施の形態の IC カードの組立工程で用意されたキャップの表面の平面図である。

【図 45】

図 44 のキャップの裏面の平面図である。

【図 46】

図 44 および図 45 を用いて組み立てられた IC カードの表面側の全体斜視図である。

【図 47】

図 46 の IC カードの裏面側の全体斜視図である。

【図 48】

図 48 は図 46 の IC カードにアダプタを装着した状態を示す表面側の平面図である。

【図 49】

図 48 の IC カードの側面図である。

【図 50】

図 48 の IC カードの裏面側の平面図である。

【図 51】

本発明の一実施の形態である IC カードの製造工程における準備工程中の搬送キャリアの要部斜視図である。

【図 52】

図 51 に続く準備工程中の搬送キャリアの要部斜視図である。

【図 53】

本発明の一実施の形態である IC カードの製造工程中の搬送キャリアの要部斜視図である。

【図 54】

本発明の一実施の形態である IC カードの製造工程における平面図である。

【図 55】

本発明の一実施の形態である IC カードの製造工程後の一例の平面図である。

【図 56】

本発明の一実施の形態である IC カードの製造工程後の一例の平面図である。

【図 57】

本発明の他の実施の形態である IC カードの IC 本体の裏面の平面図である。

【図 58】

図 57 の IC 本体の主面の平面図である。

【図 59】

図 58 の IC 本体の側面図である。

【図 60】

(a) ~ (c) は本発明の一実施の形態である IC カードの各動作モードでの IC 本体の外部接続端子の使用ピン配置例を示す IC 本体の平面図である。

【図 6 1】

本発明の一実施の形態である I C カードを所望の電子装置に装着した際に I C カードがどの動作モードかを判断するためのセットアップ動作フロー図である。

【図 6 2】

本発明の一実施の形態である I C カードを所望の電子装置に装着した際に I C カードがどの動作モードかを判断するためのセットアップ動作フロー図である。

【符号の説明】

- 1 メモリカード (I C カード)
- 1 A フルサイズマルチメディアカード
- 1 B リデュースサイズマルチメディアカード
- 2 a 第 1 ケース
- 2 a 1 凸部
- 2 a 2, 2 a 3, 2 a 4 ガイド部
- 2 a 5, 2 a 6, 2 a 7, 2 a 8 凸部
- 2 b 第 2 ケース
- 2 b 1 凹部
- 2 b 2 凸部
- 3 スイッチ
- 3 a 表出部
- 3 b 支持部
- 3 c 本体部
- 3 d 板ばね部
- 3 d 1 凸部
- 3 e 1, 3 e 2 凹部
- 4 メモリ本体 (I C 本体)
- 4 a 配線基板
- 4 b メタル層
- 4 c 1, 4 c 2 半導体チップ
- 4 t 外部接続端子

- 4 m 封止部
 - 5 搬送テープ（搬送キャリア）
 - 5 a スプロケットホール
 - 5 b 開口部
 - 5 c , 5 d ケース取付部
 - 5 c 1 , 5 d 1 開口部
 - 5 c 2 , 5 d 2 凸部
 - 5 c 3 , 5 d 3 孔
 - 5 R 搬送リール
 - 6 基板フレーム
 - 6 a 枠体
 - 6 b 連結部
 - 7 キャップ
 - 7 a 溝
 - 7 b マーク
 - 7 c 窪み
 - 7 d , 7 e カード取り出し溝
 - 7 f 段差部
 - 8 キャップ
 - 8 a 溝
 - 8 b アダプタ装着部
 - 8 c アダプタ爪装着部
 - 8 d マーク
 - 8 e 窪み
 - 8 f カード取り出し溝
 - 9 アダプタ
 - 1 0 メモリ本体
 - 1 0 a 配線基板
 - 1 0 b 1 , 1 0 b 2 フラットパッケージ

1 1 a 第 1 ケース

1 2 スイッチ

A 1, A 2 溝

B 開口部

C F 1 ~ C F 8 面取り部

P D 1, P D 2 ボンディングパッド

W R 1, W R 2 ボンディングワイヤ

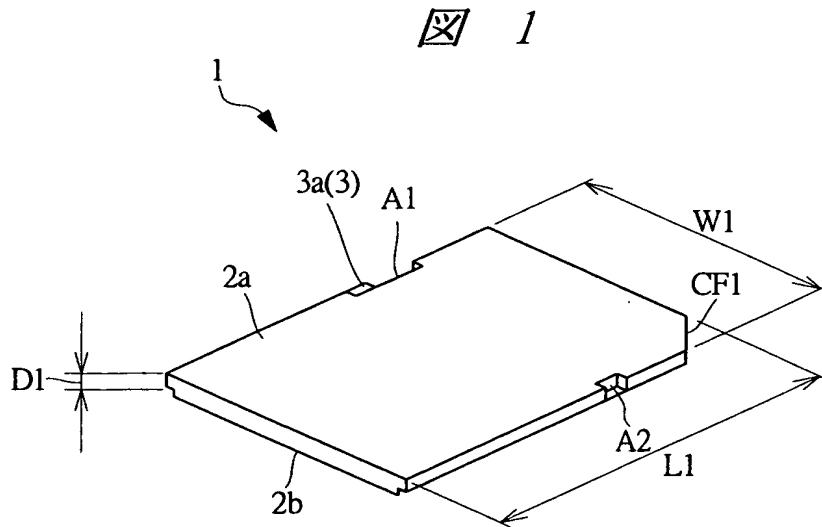
M A 1, M A 2 第 1 領域

S A 1, S A 2 第 2 領域

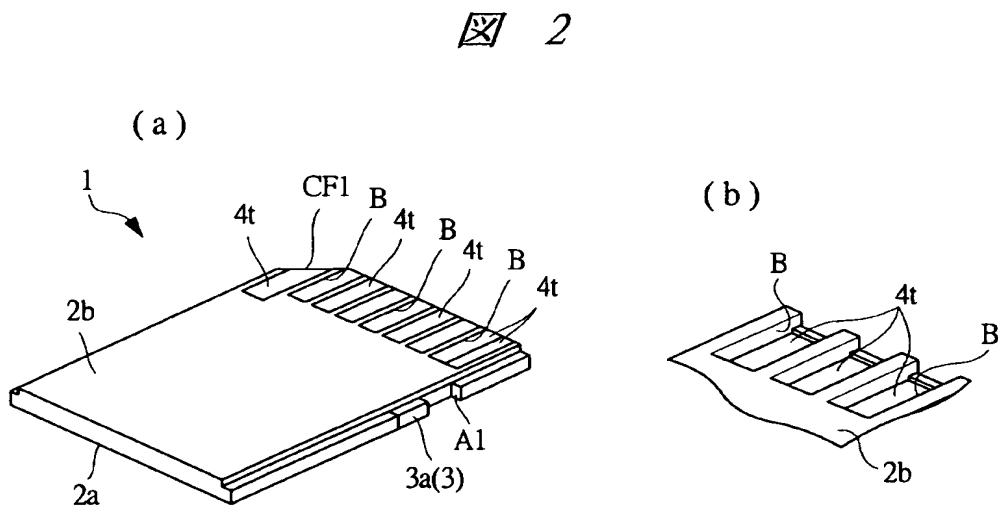
S W A スイッチ装着領域

【書類名】 図面

【図 1】

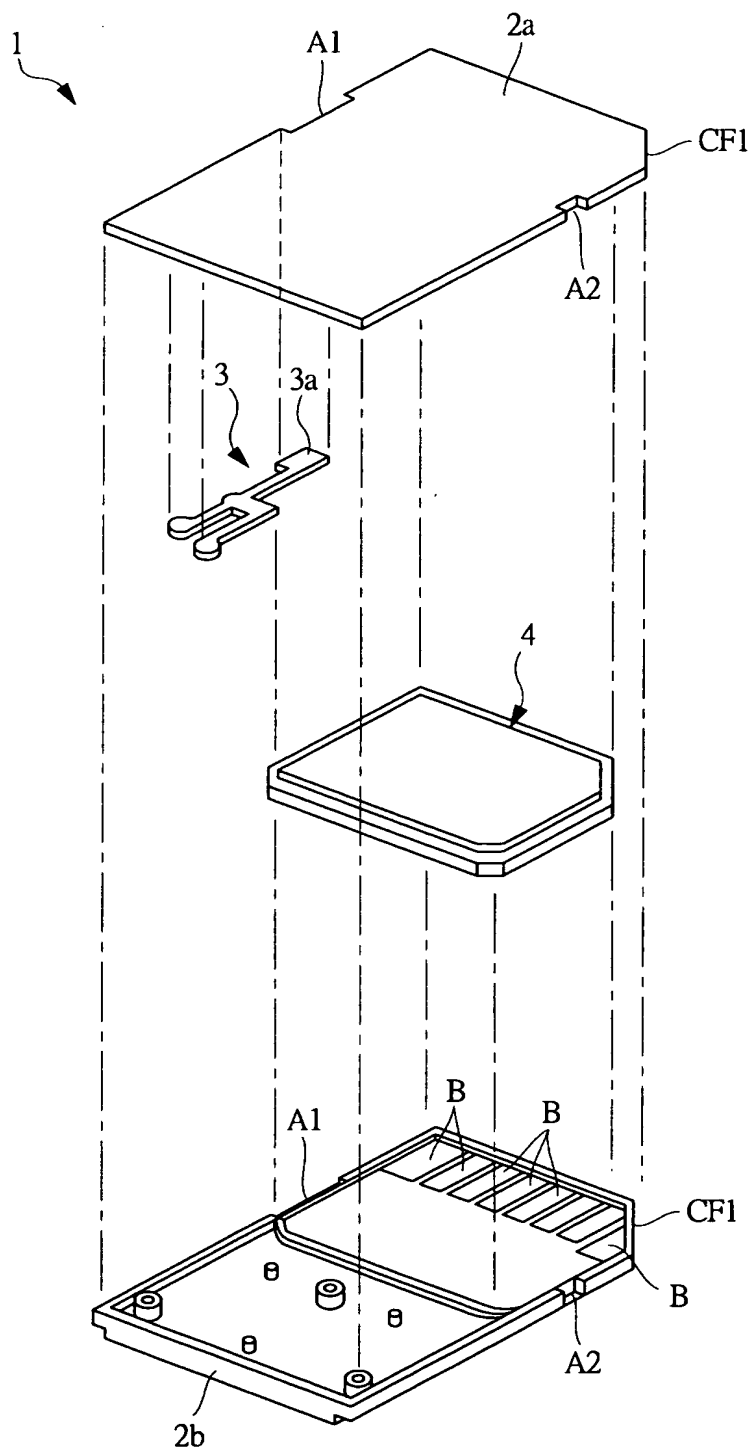


【図 2】



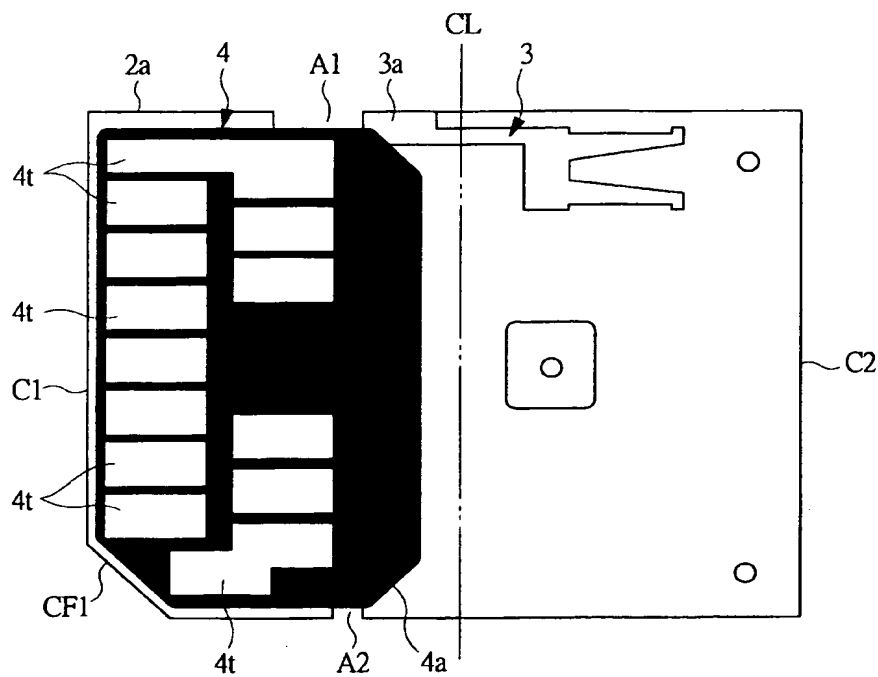
【図 3】

図 3



【図 4】

図 4

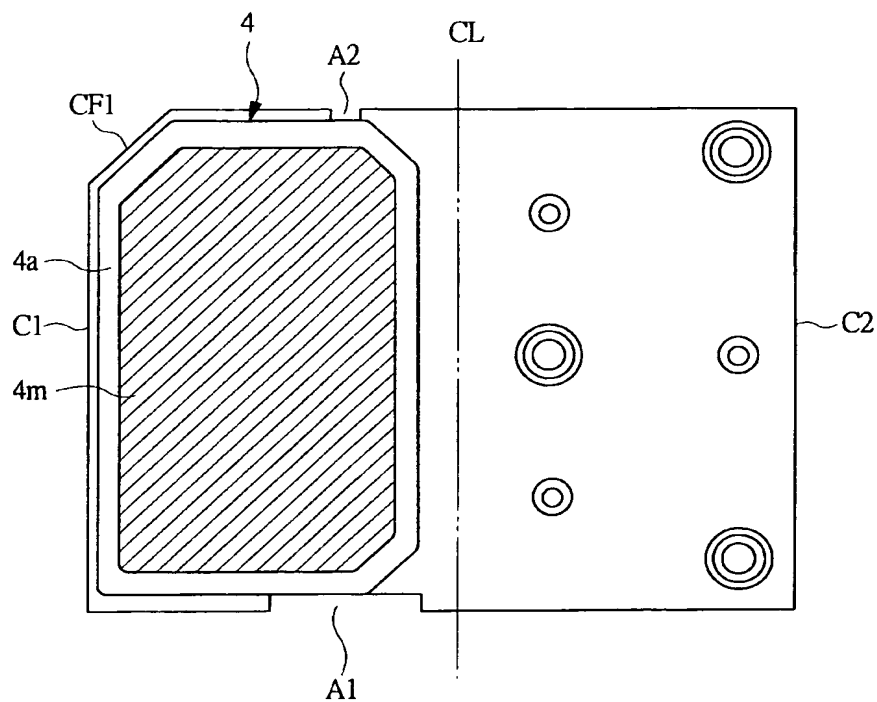


2a: 第1ケース
3: スイッチ
4: メモリ本体(IC本体)
4a: 配線基板
4t: 外部接続端子

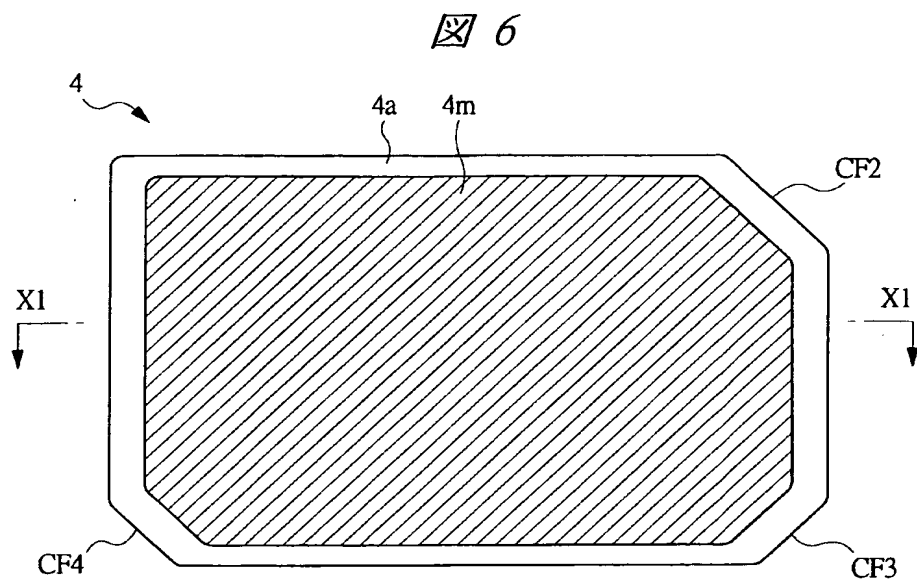
C1: 第1の端辺
C2: 第2の端辺
CL: 中間線

【図 5】

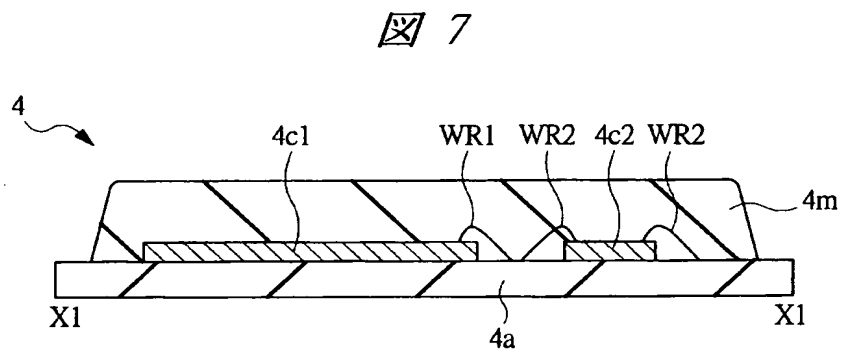
図 5



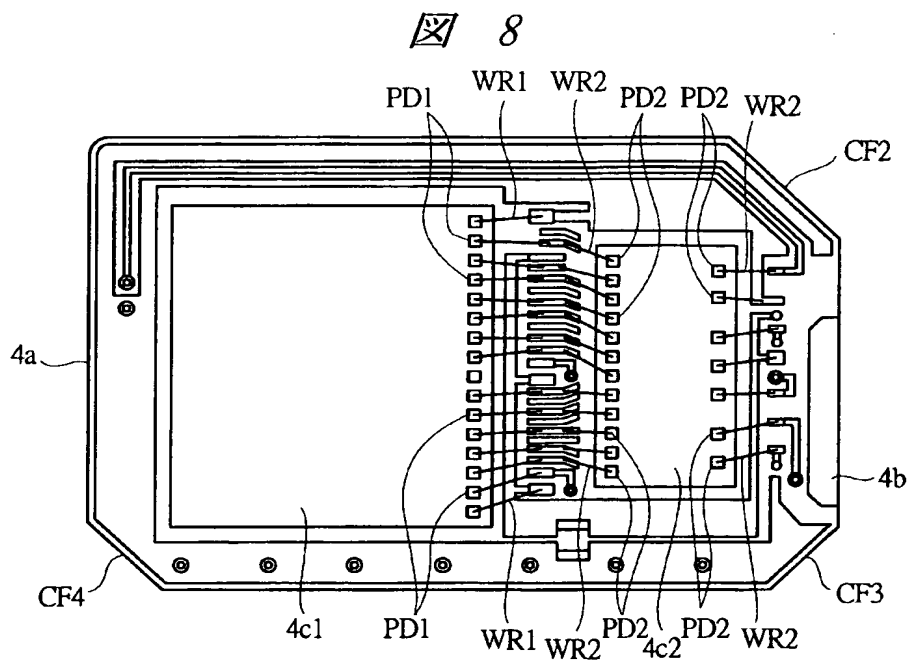
【図 6】



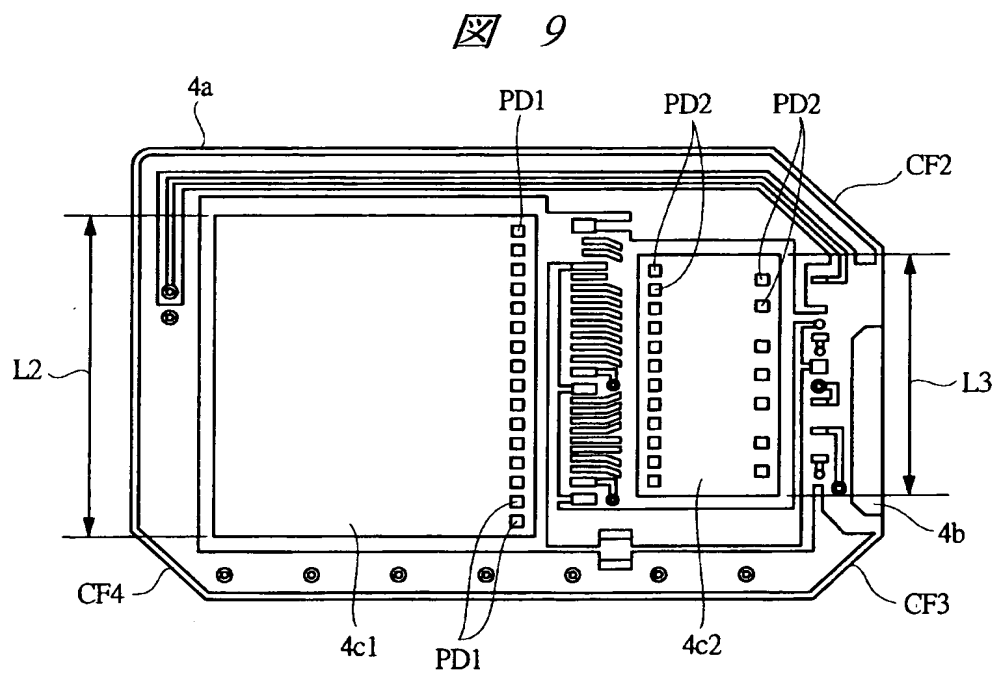
【図 7】



【図 8】

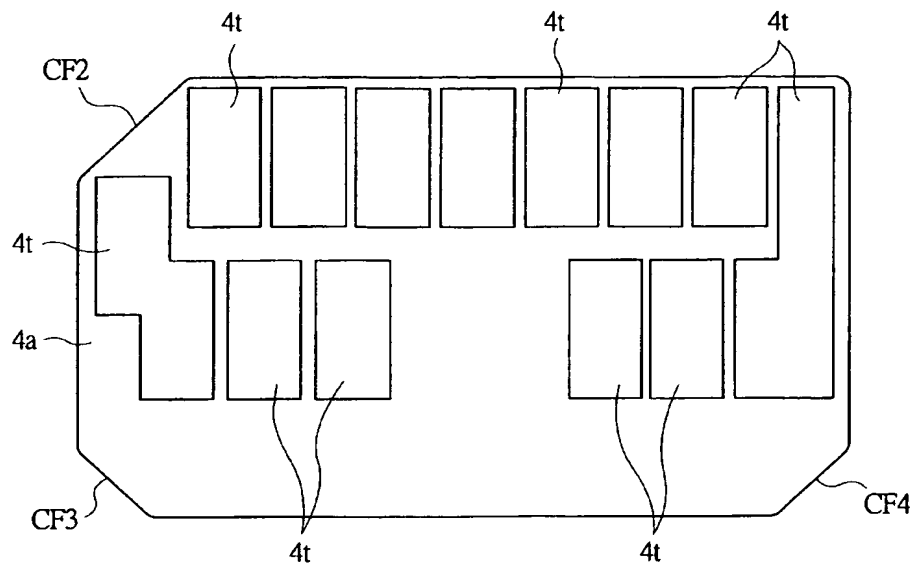


【図 9】



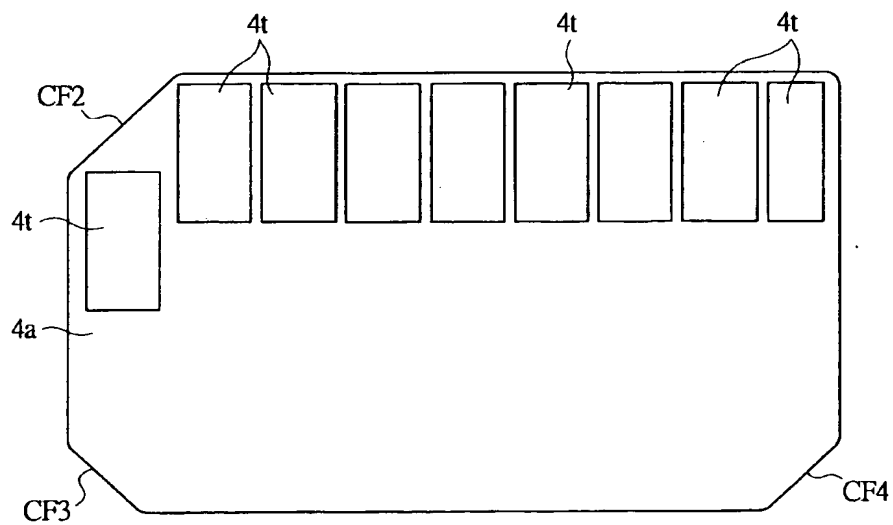
【図 10】

図 10

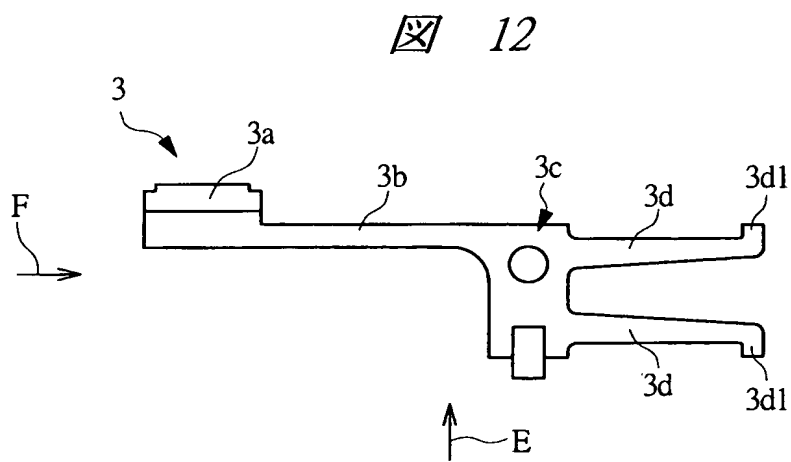


【図 11】

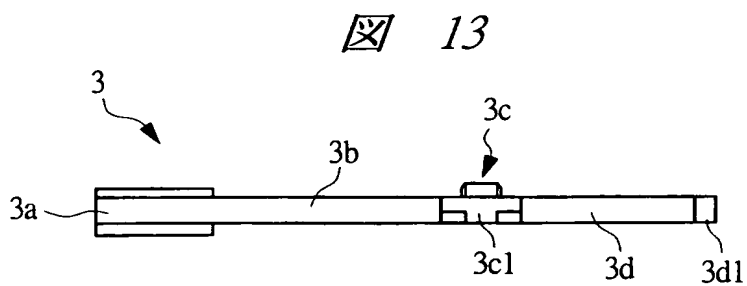
図 11



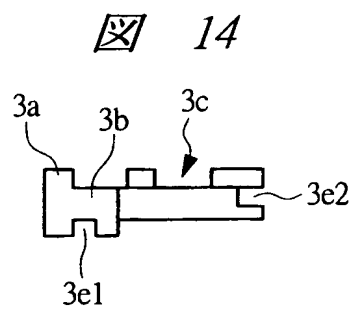
【図 12】



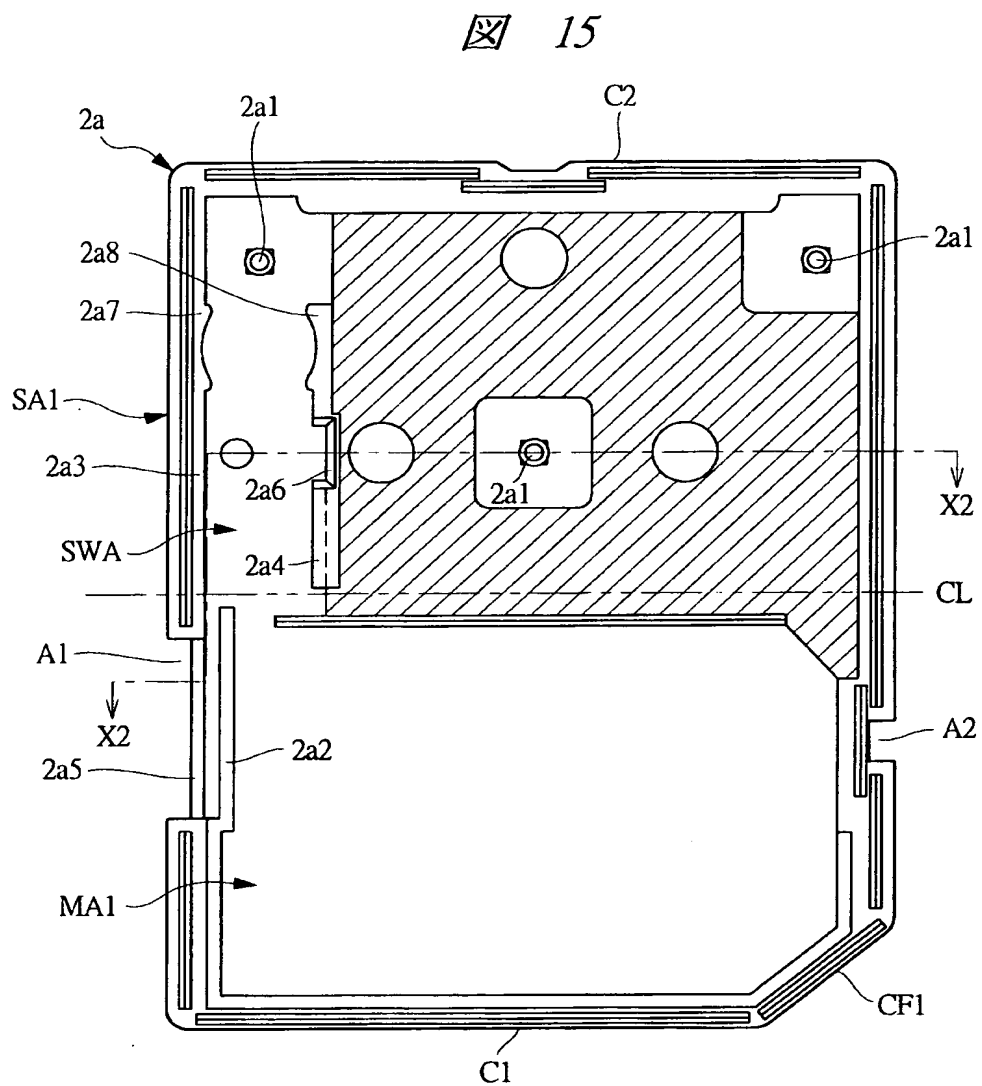
【図 13】



【図 1 4】

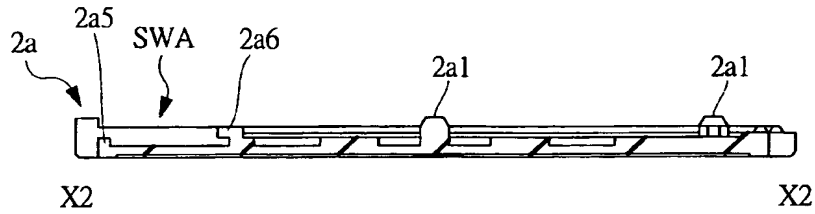


【图 15】



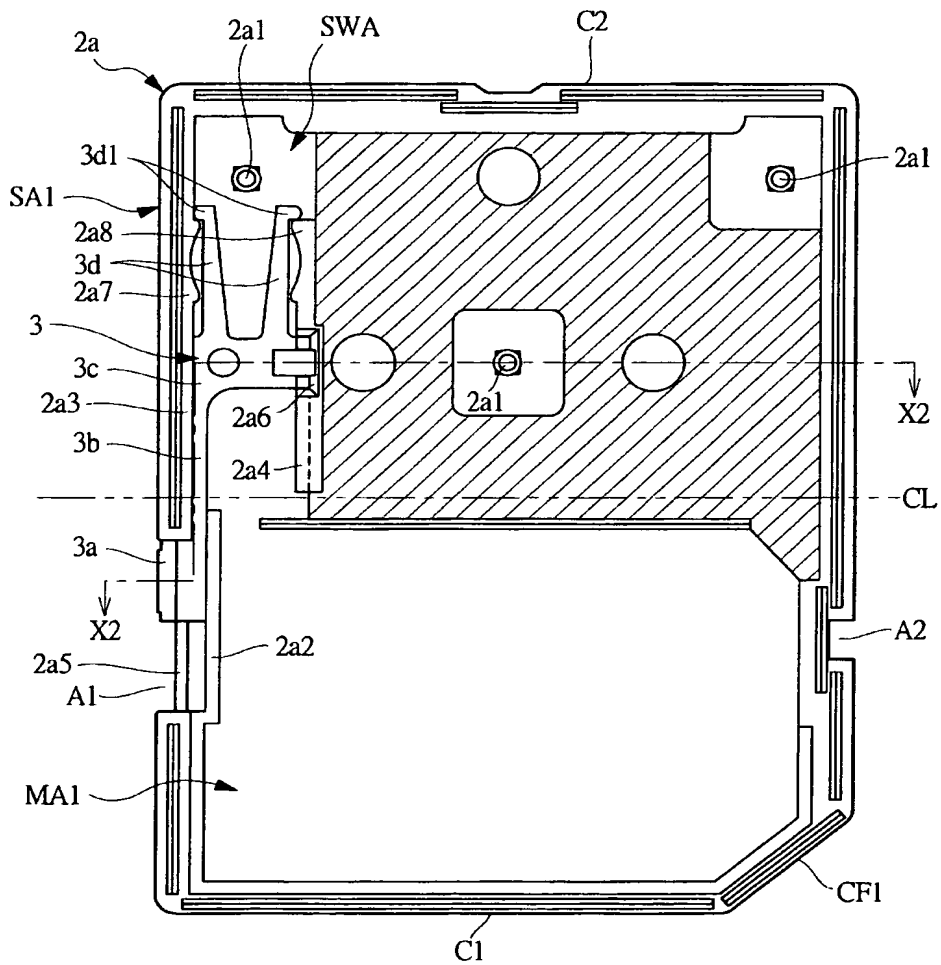
【図 16】

図 16

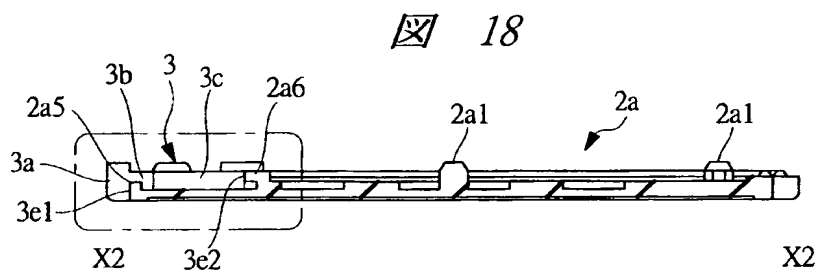


【図 17】

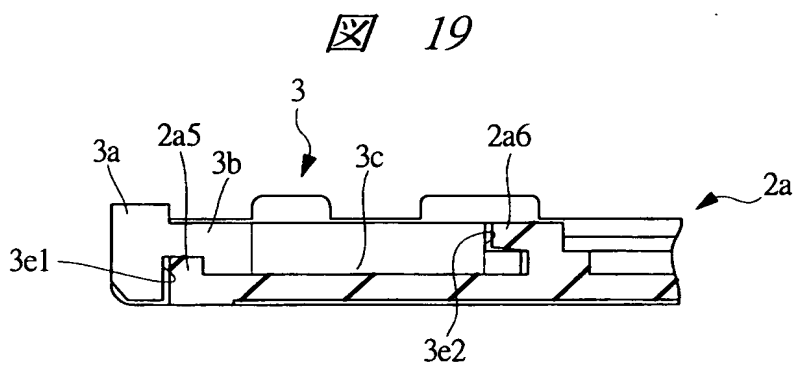
図 17



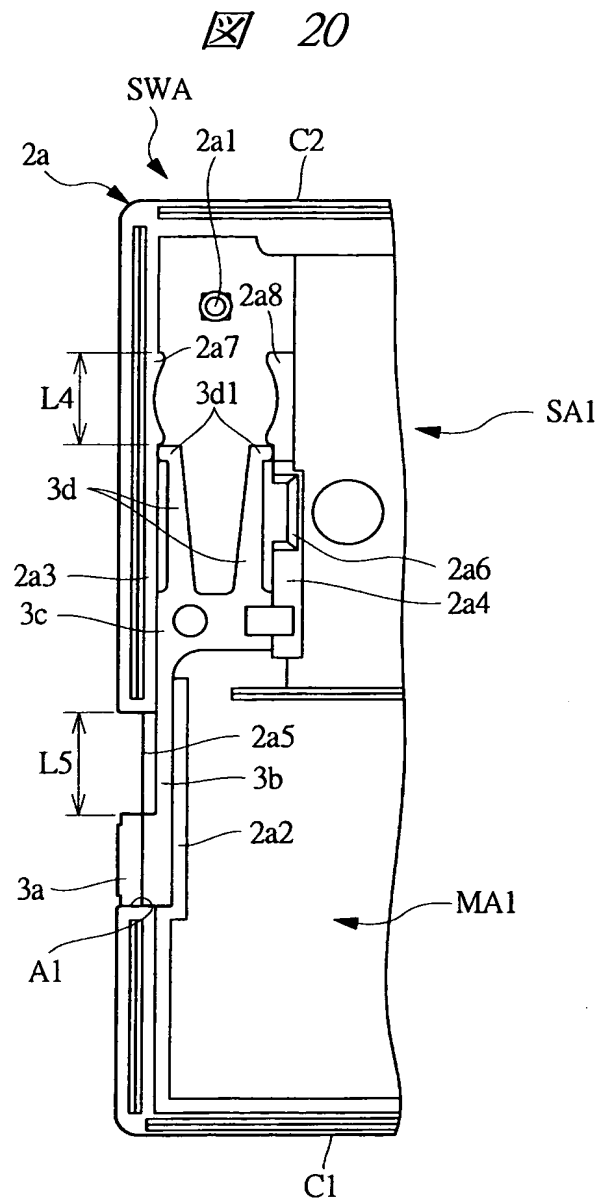
【図 18】



【図 19】

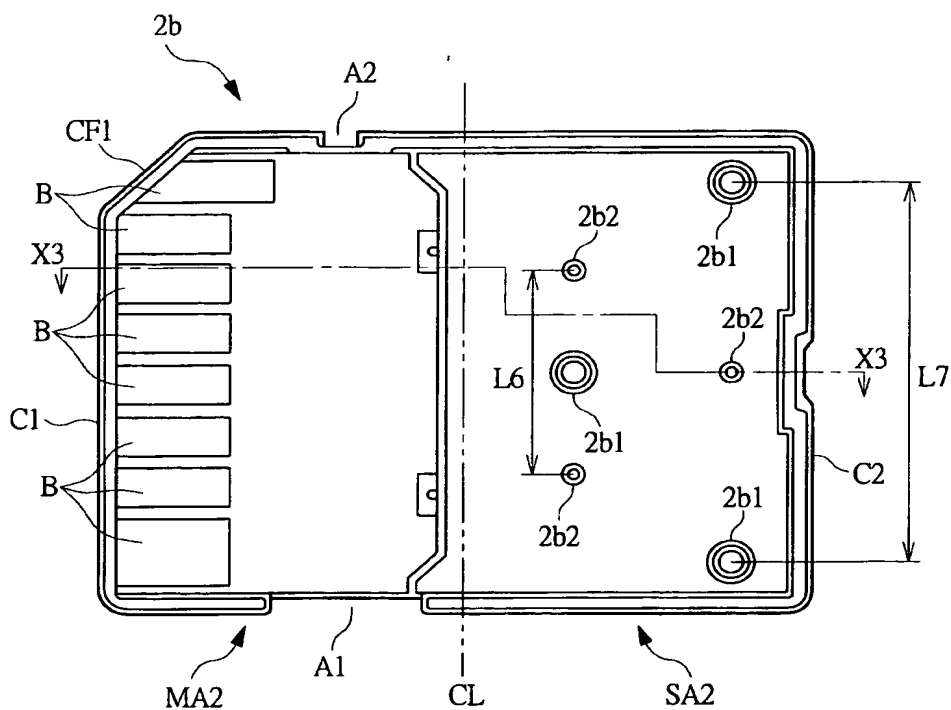


【図 20】



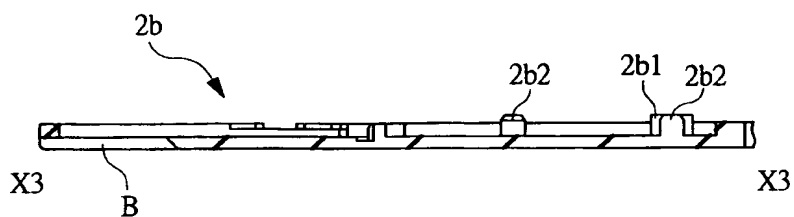
【図 2 1】

図 21



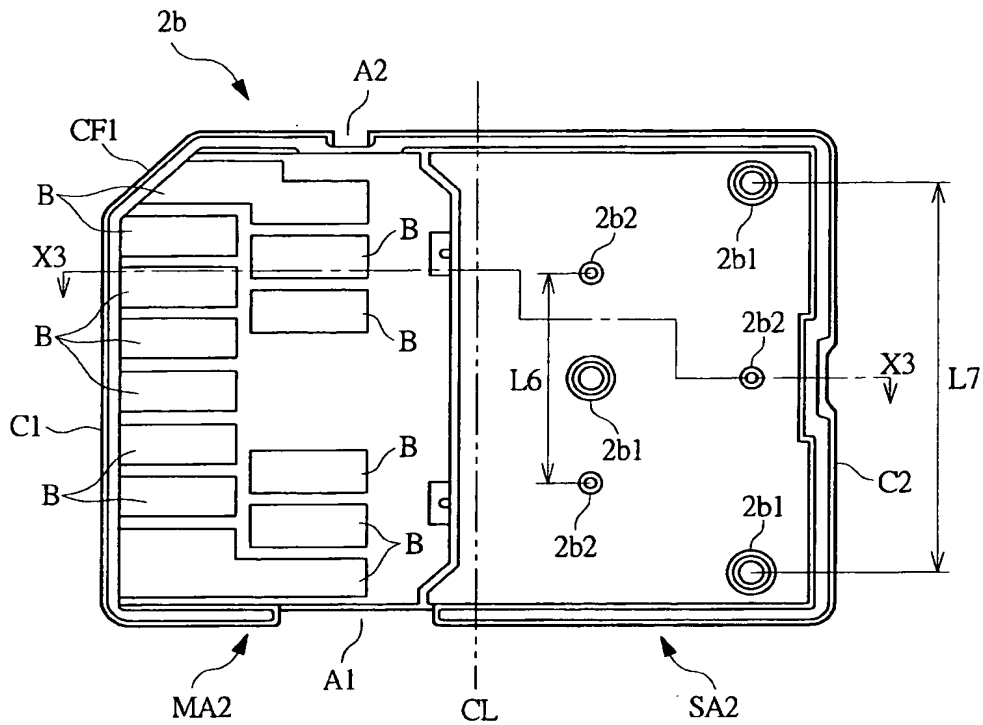
【図 2 2】

図 22



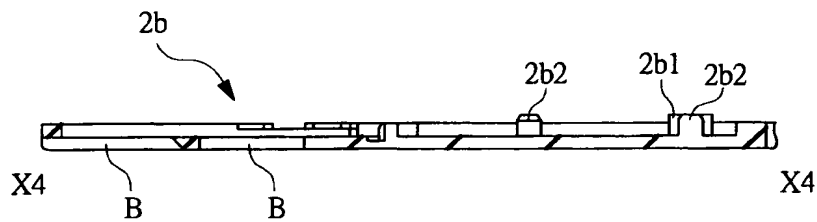
【図 23】

図 23



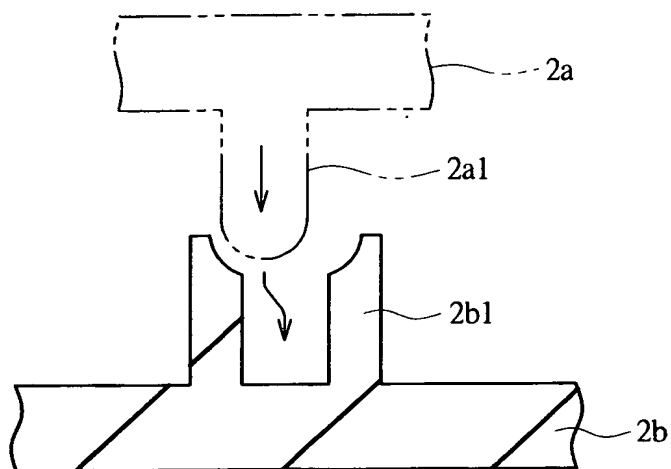
【図 24】

図 24



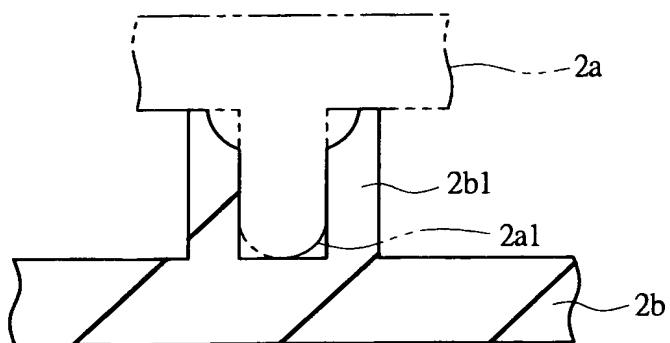
【図 25】

図 25



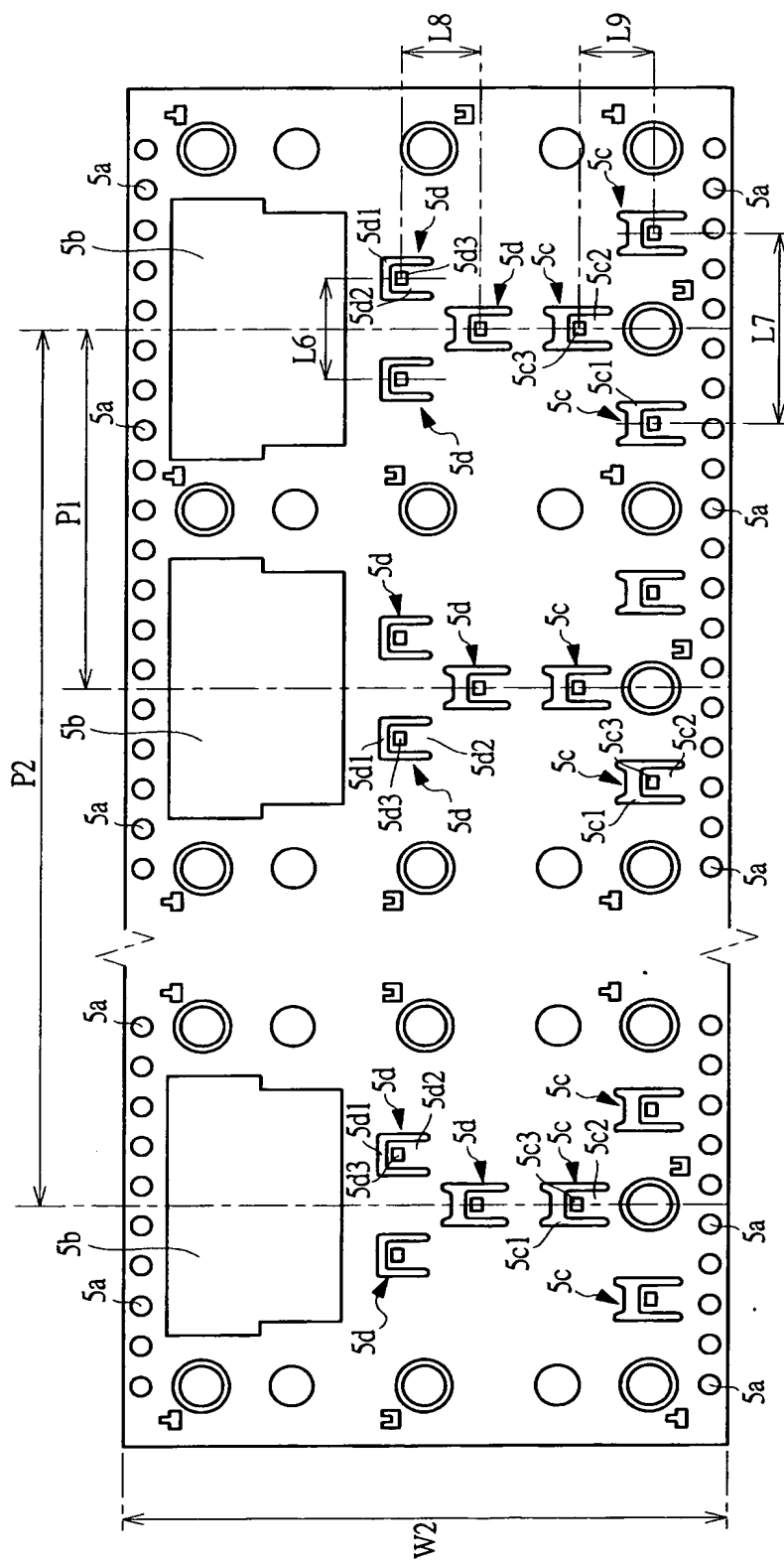
【図 26】

図 26



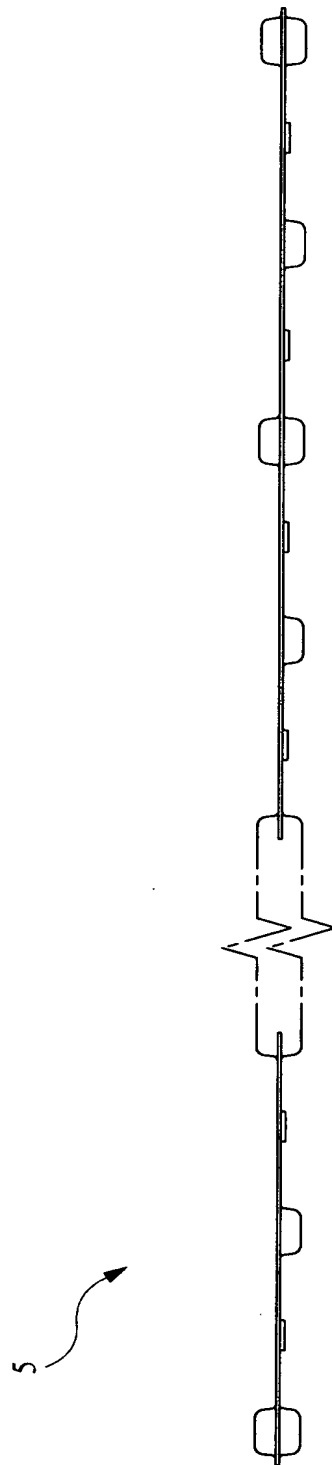
【図 27】

図 27

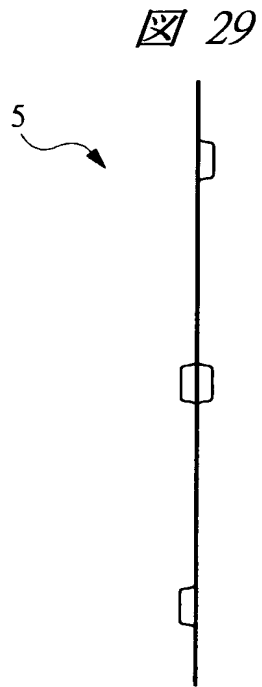


【図 28】

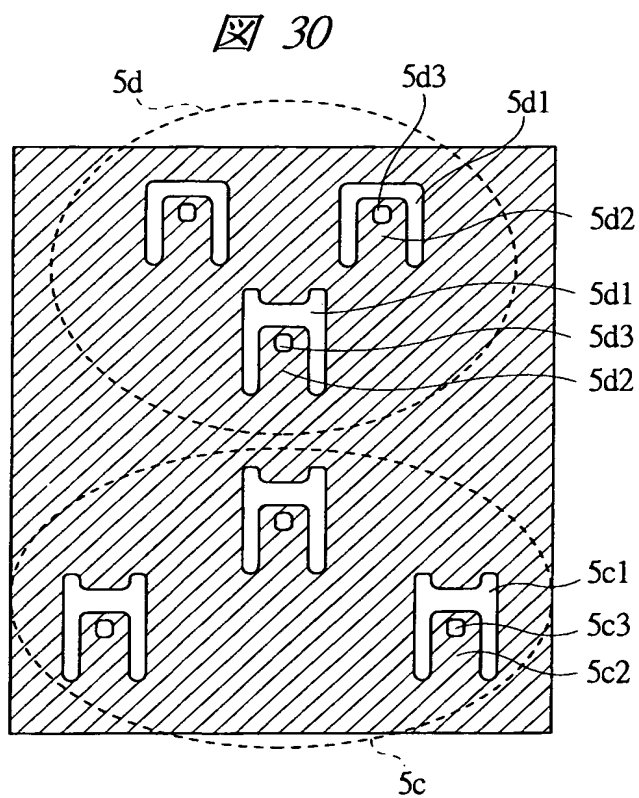
図 28



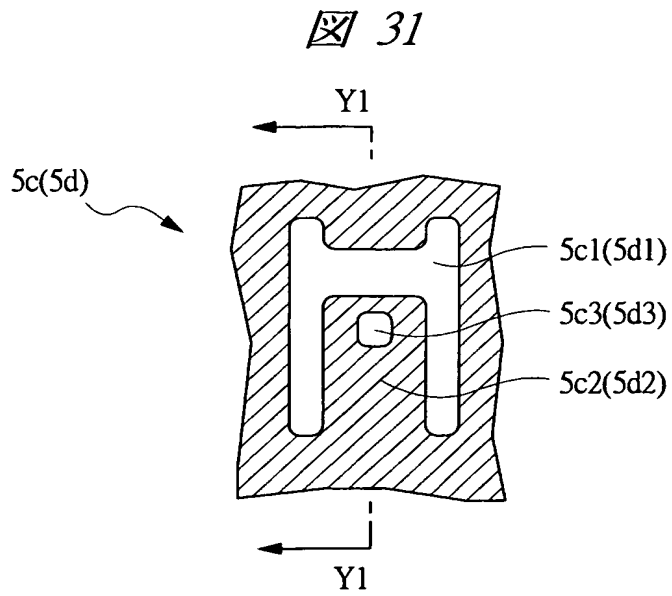
【図 2 9】



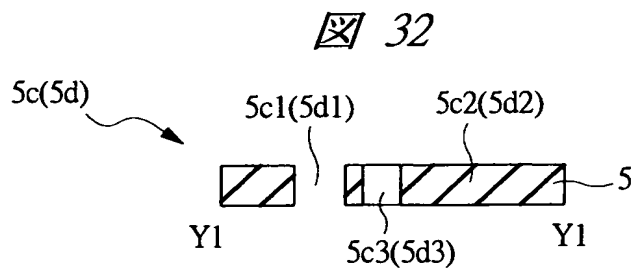
【図 3 0】



【図 3 1】

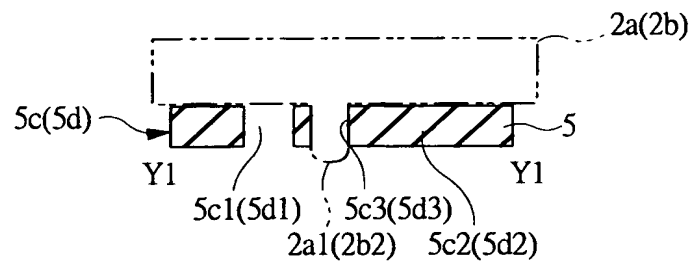


【図 3 2】



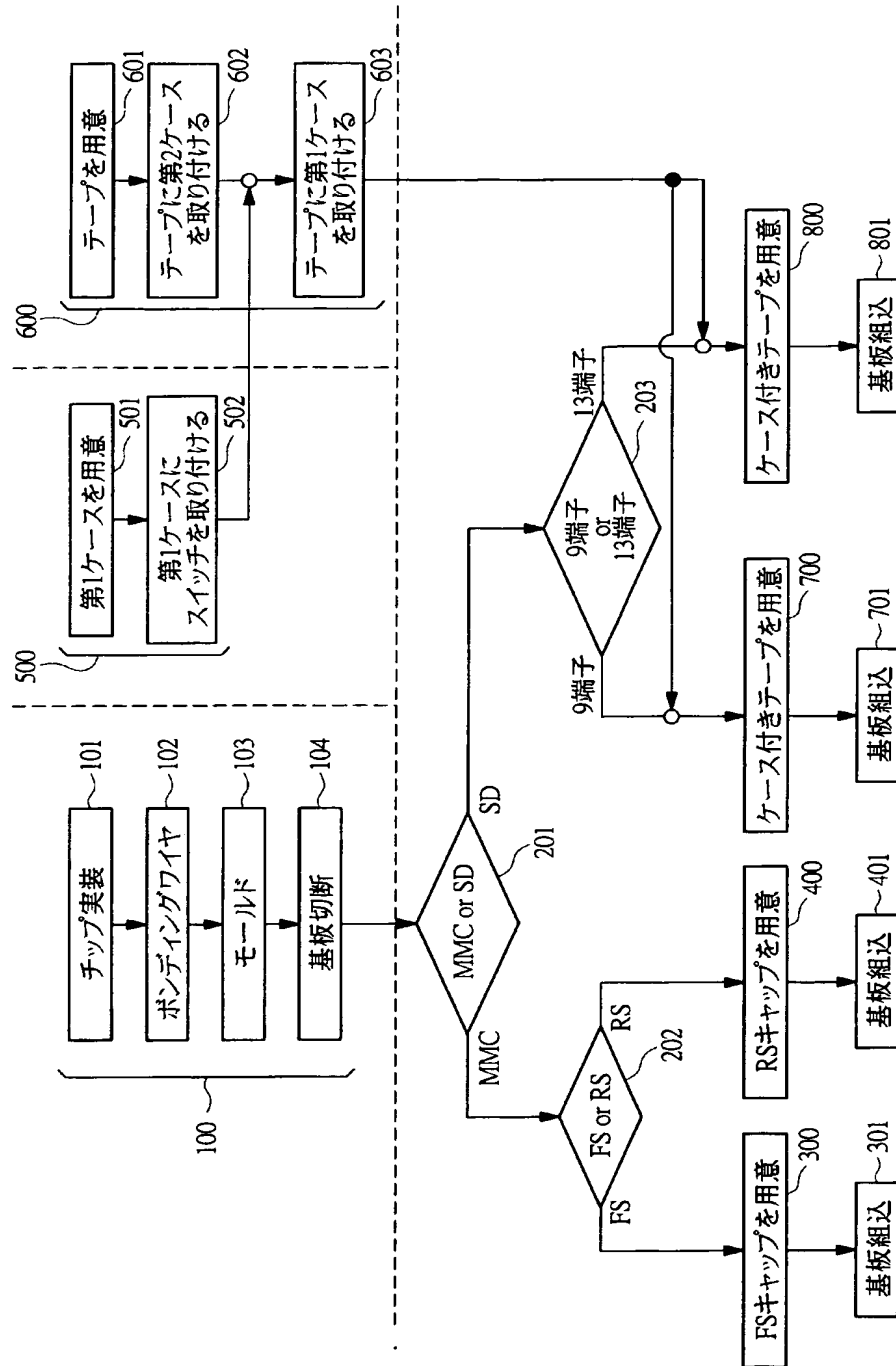
【図 3 3】

図 33

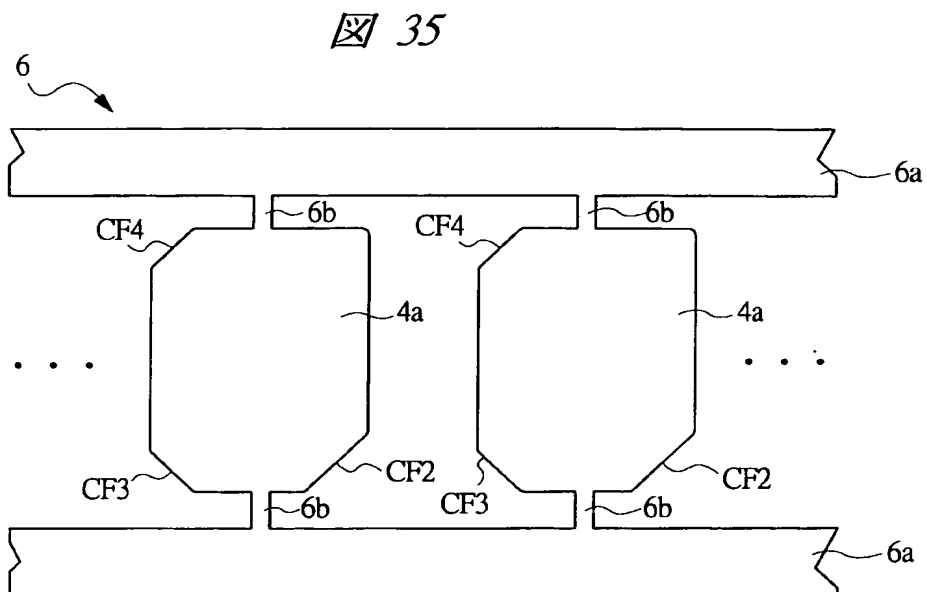


【図 34】

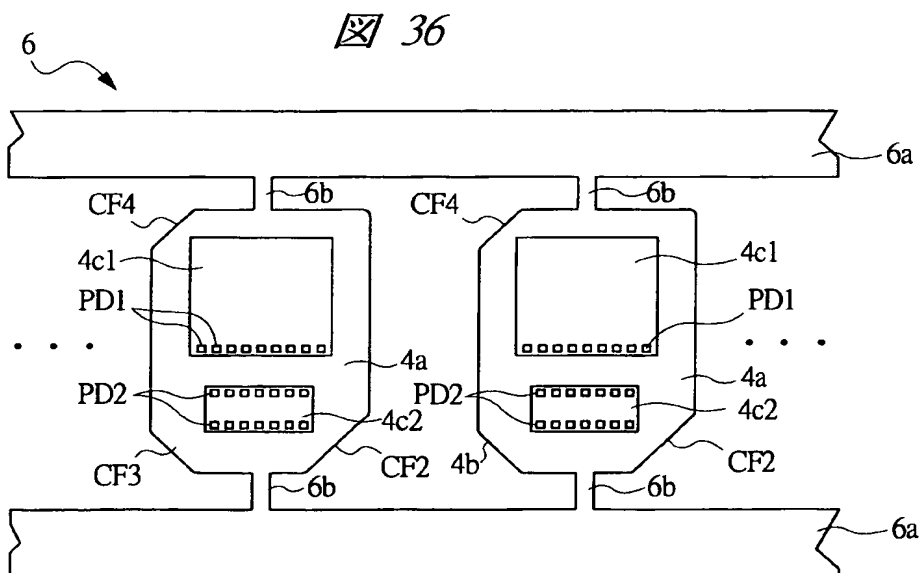
図 34



【図 35】

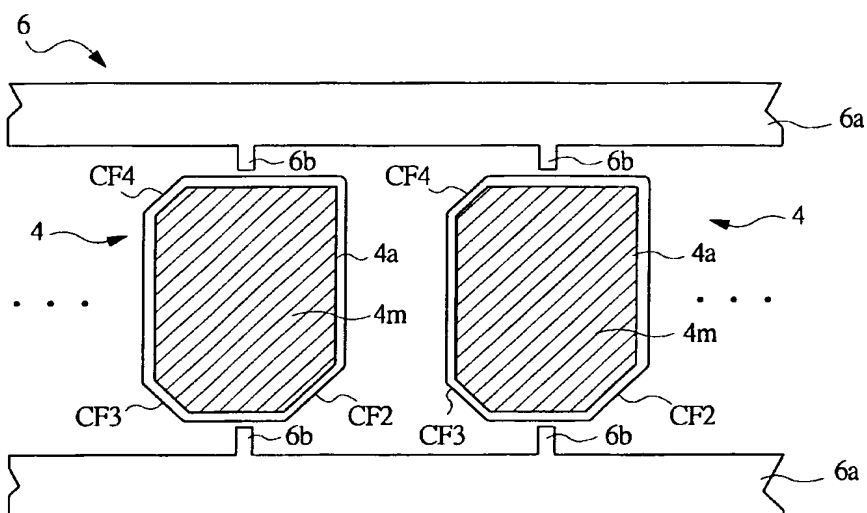


【図 36】



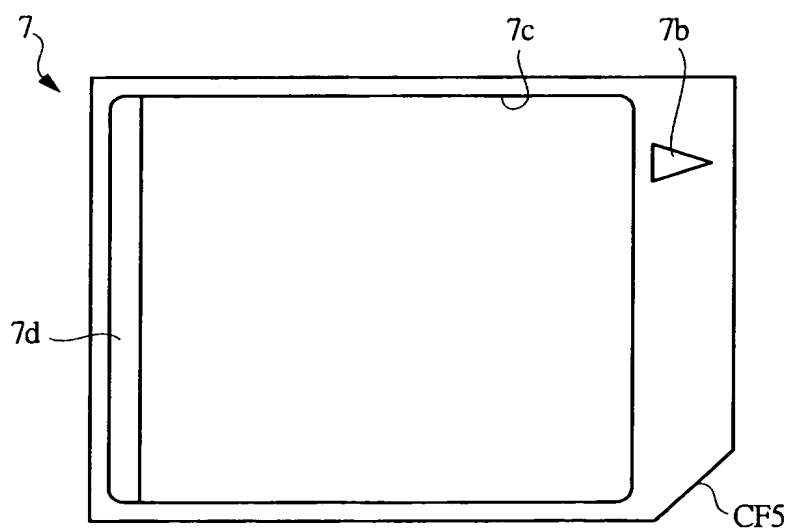
【図 39】

図 39

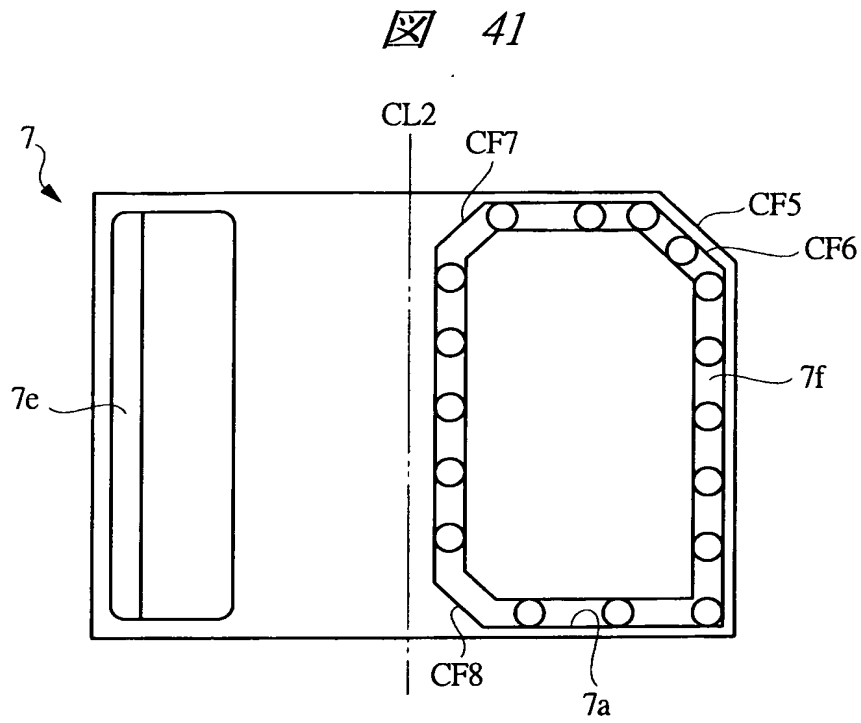


【図 40】

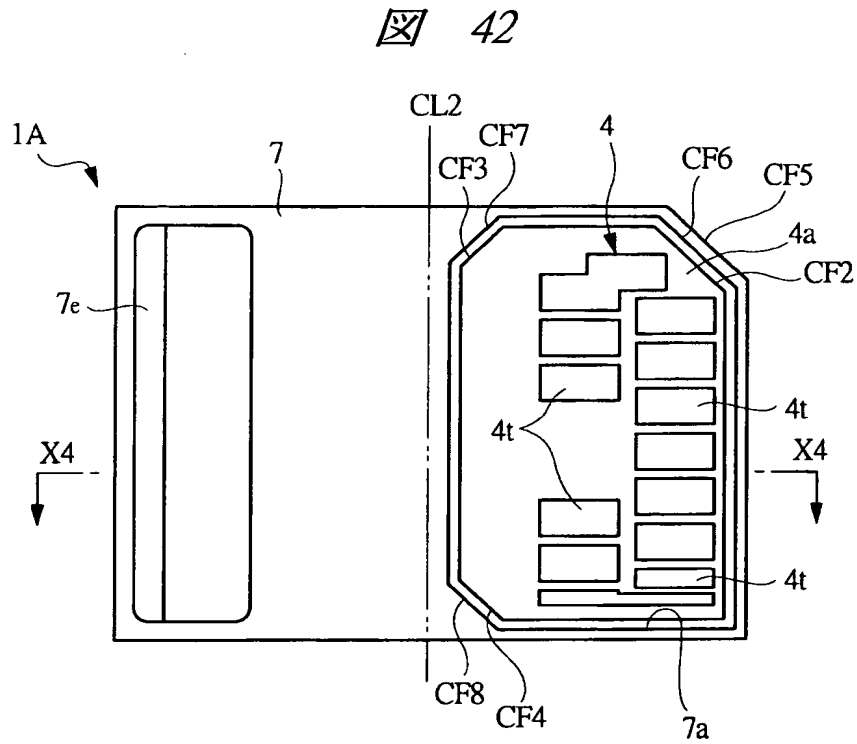
図 40



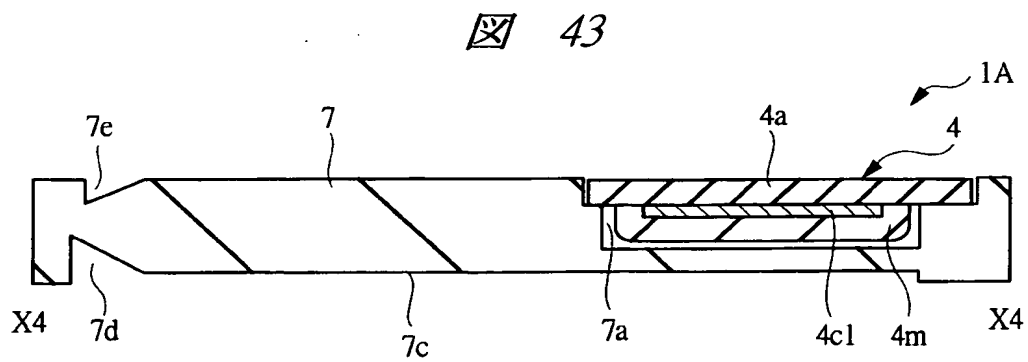
【図 41】



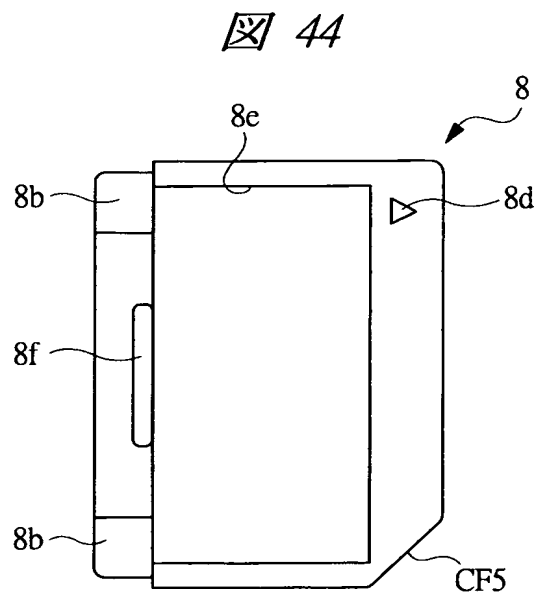
【図 4 2】



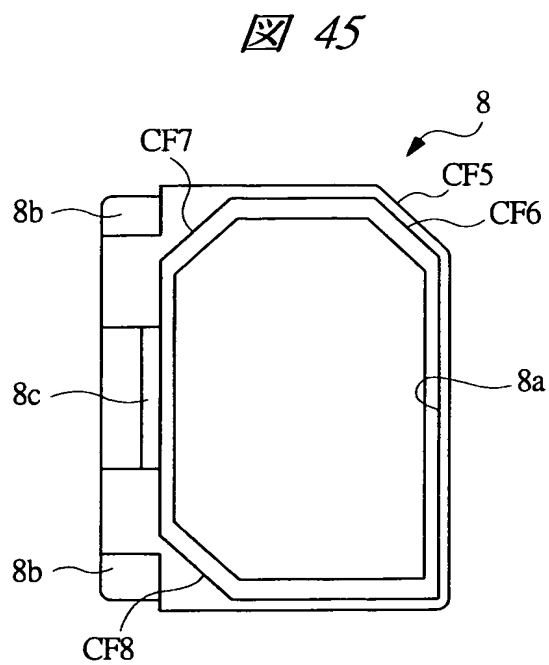
【図 4 3】



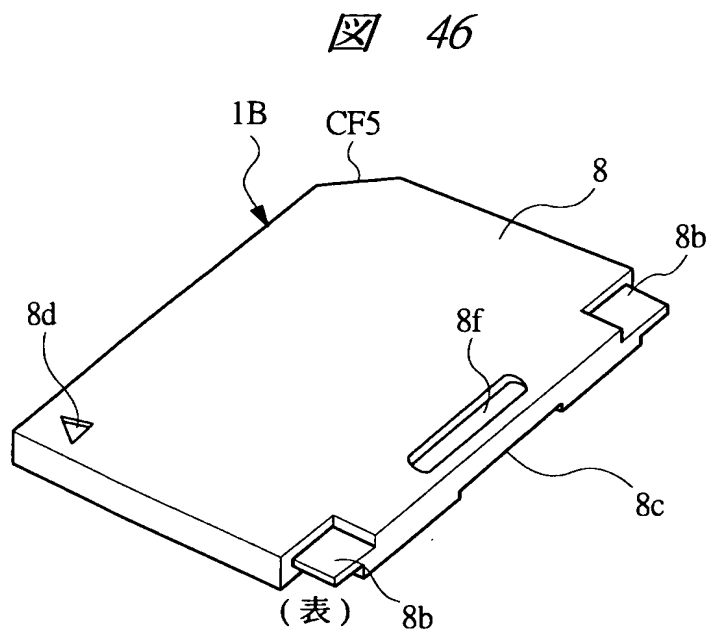
【図 4 4】



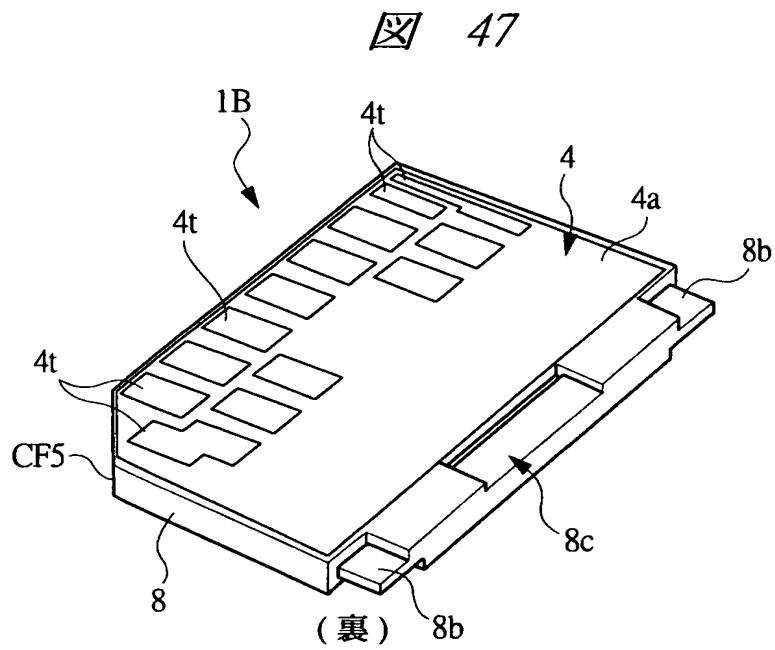
【図 4 5】



【図 46】

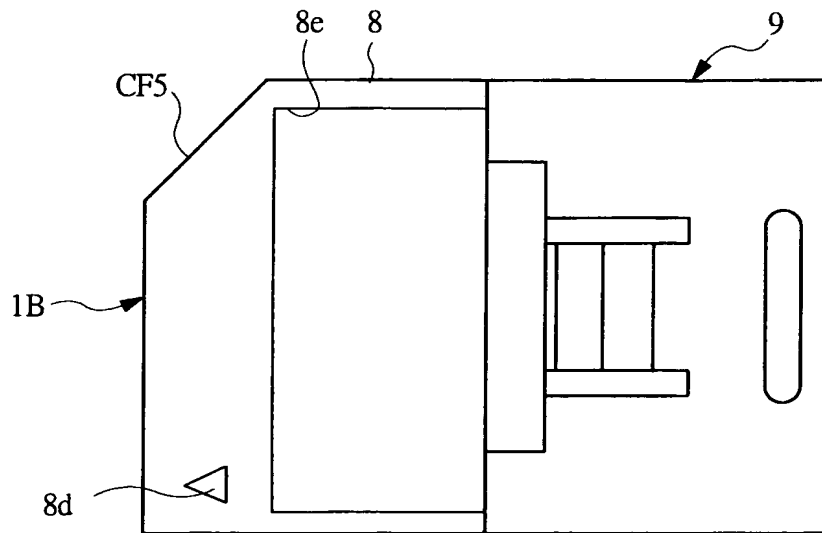


【図 47】



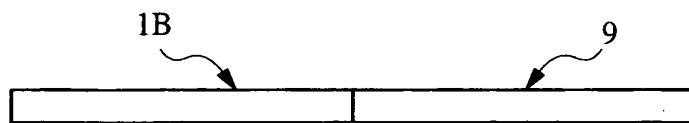
【図 48】

図 48



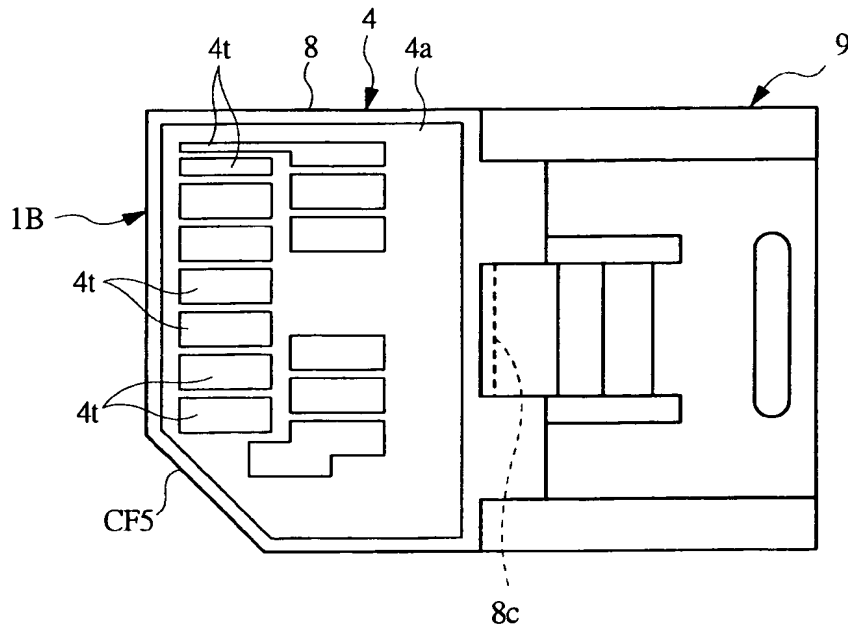
【図 49】

図 49



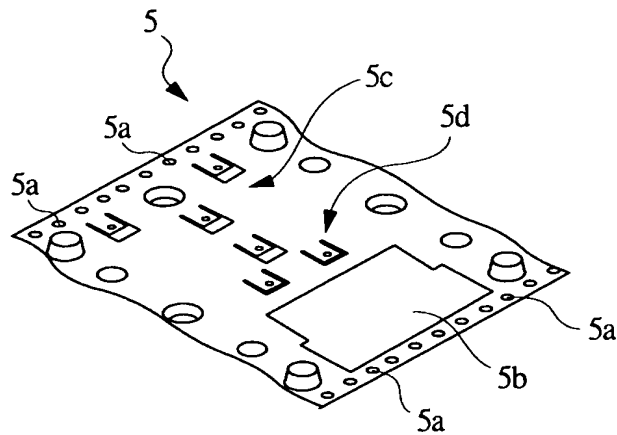
【図 50】

図 50



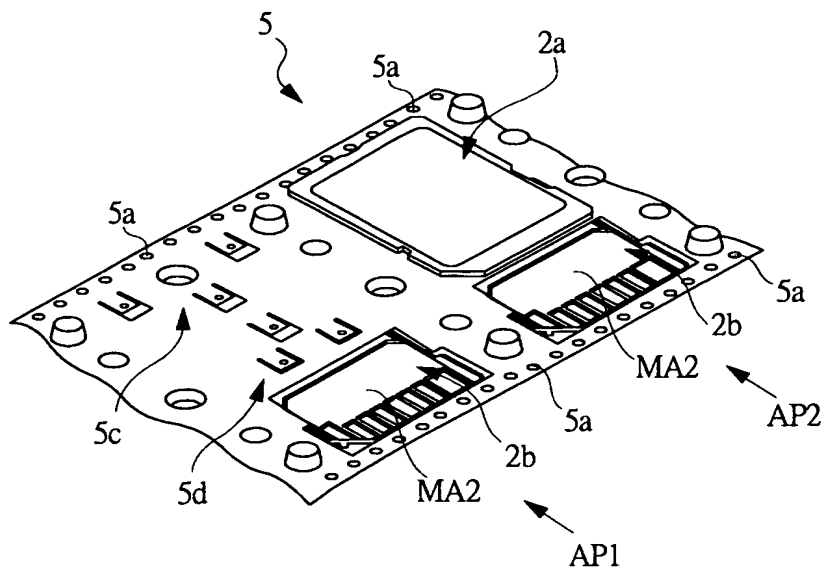
【図 51】

図 51

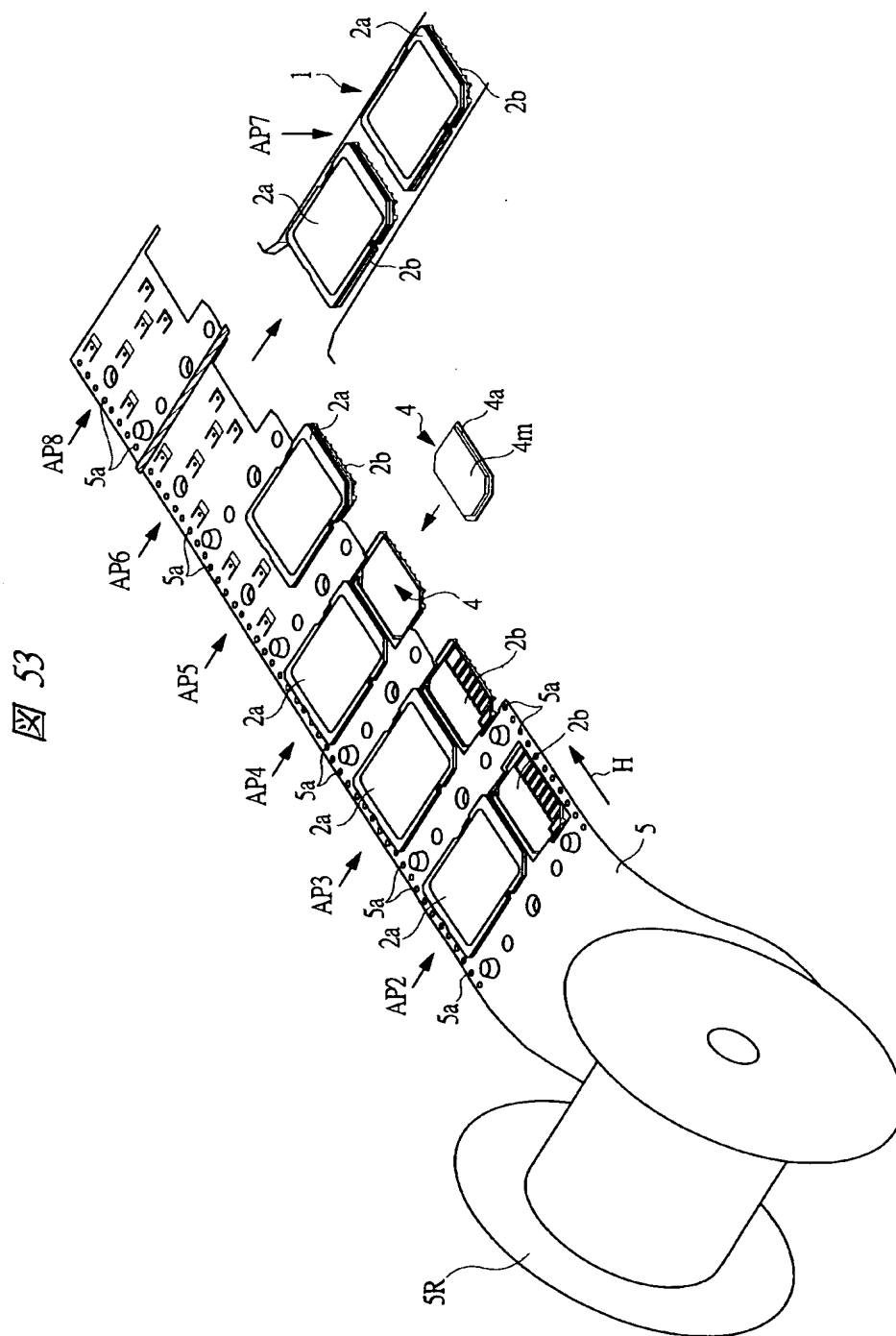


【図 52】

図 52

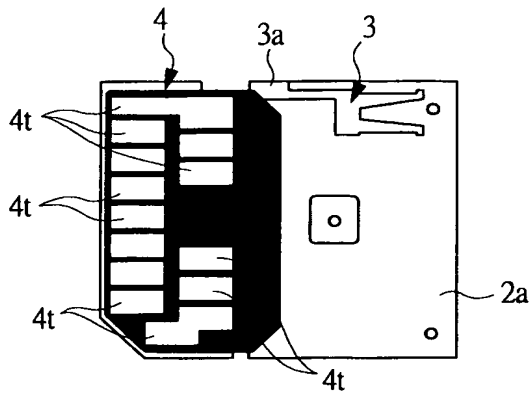


【図 53】



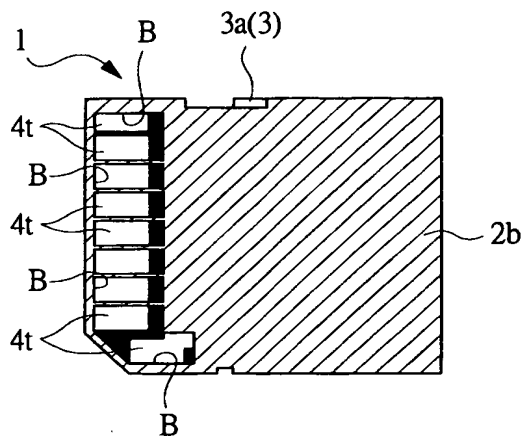
【図 54】

図 54



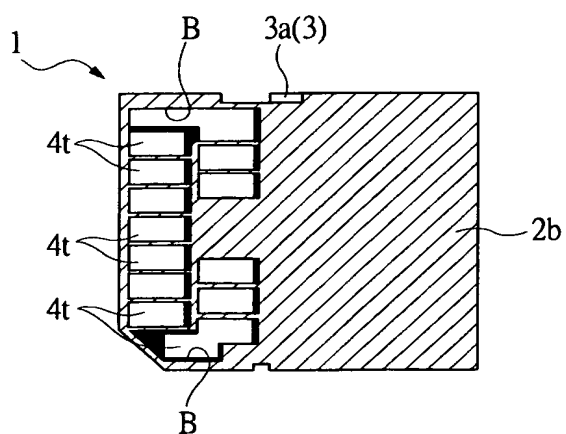
【図 55】

図 55



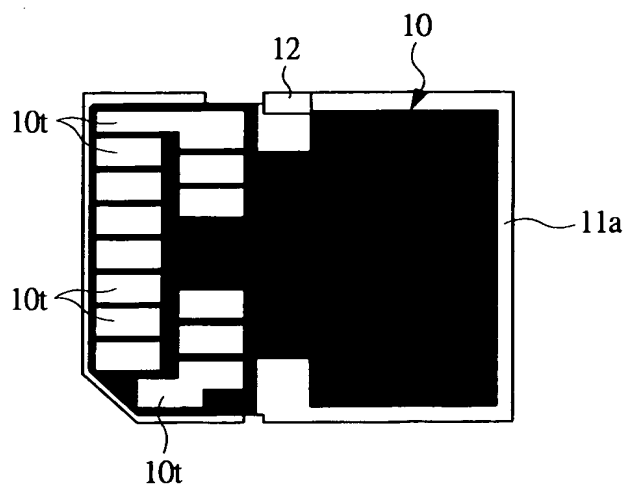
【図 56】

図 56

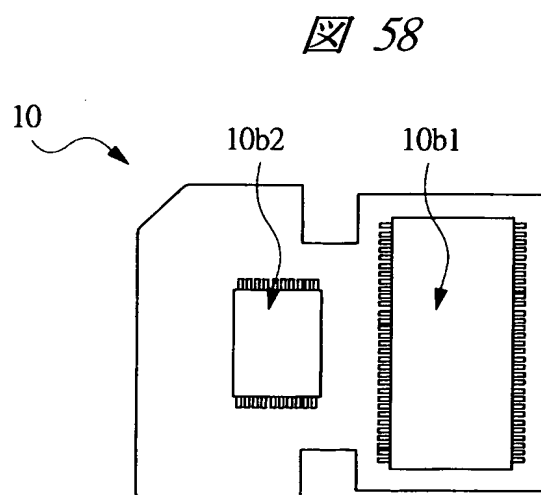


【図 57】

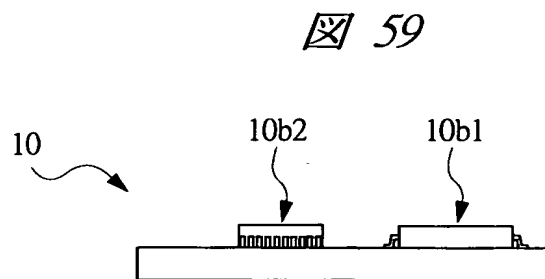
図 57



【図 58】

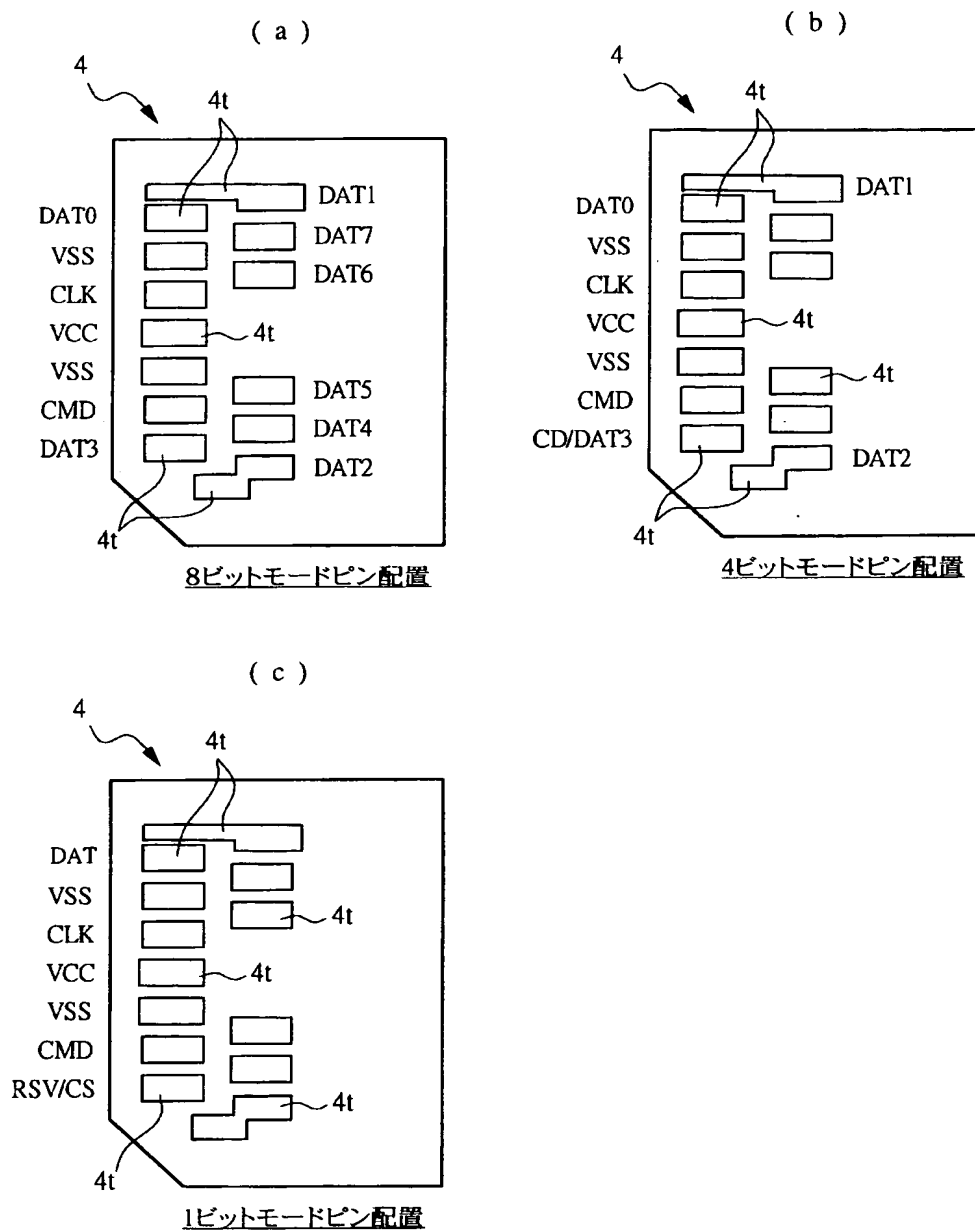


【図 59】



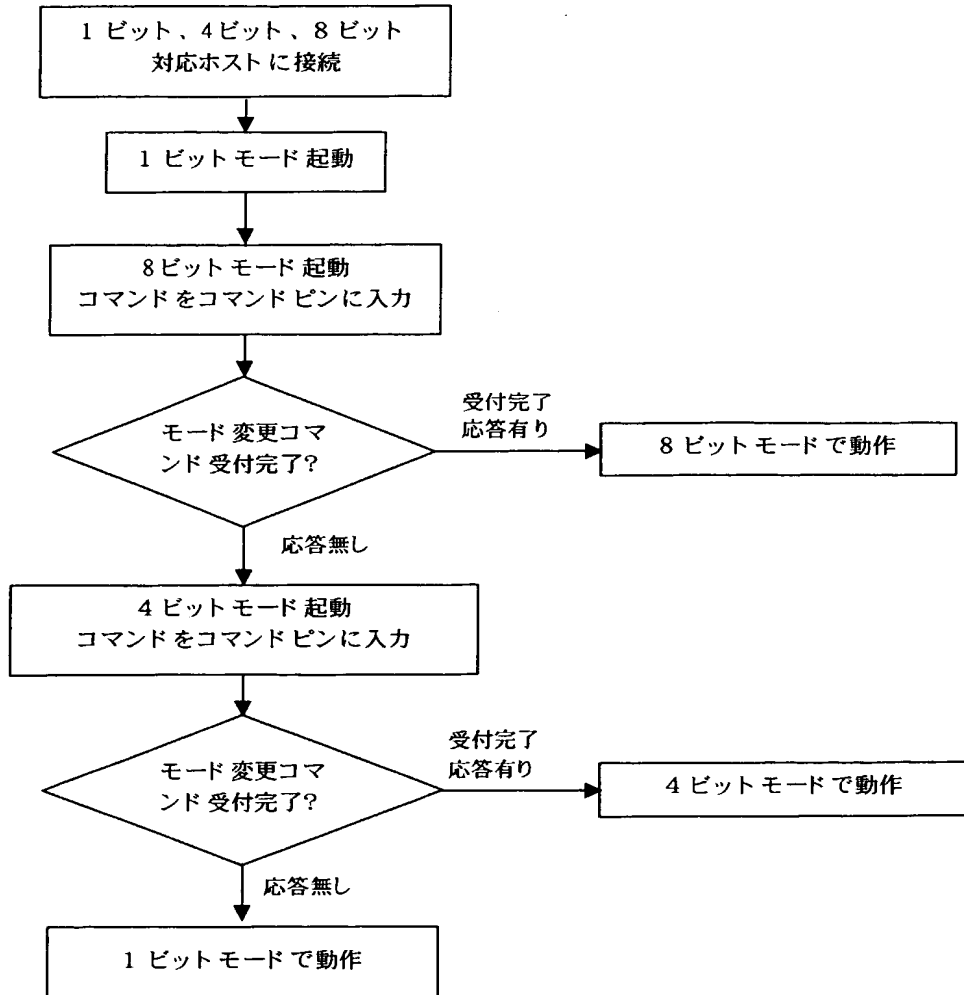
【図 60】

図 60



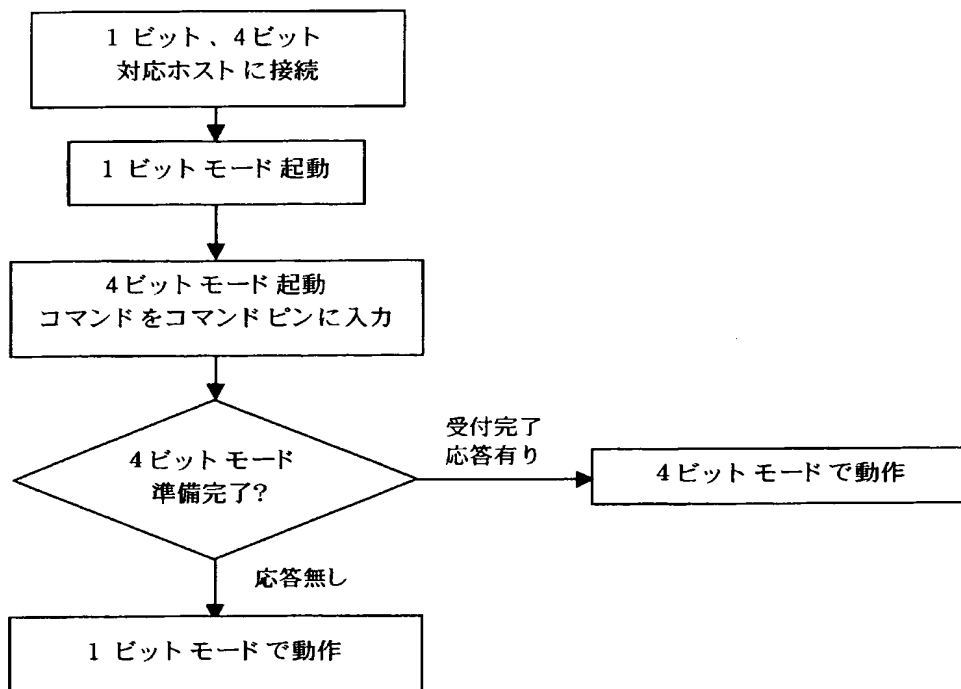
【図 61】

図 61



【図 62】

図 62



【書類名】 要約書

【要約】

【課題】 ICカードの生産性を向上させる。

【解決手段】 配線基板 4 a とその主面上に実装された半導体チップとを有するメモリ本体 4 を第 1 ケース 2 a および第 2 ケースで挟み込むようにして保持するタイプのメモリカードにおいて、平面外形がメモリカードの平面外形の半分よりも小さいメモリ本体 4 を用いる。そのメモリ本体 4 を、メモリカードの一方の短辺である第 1 の端辺 C 1 と、その第 1 の端辺 C 1 の反対側に位置する短辺である第 2 の端辺 C 2 との中間の中間線 C L よりも第 1 の端辺 C 1 寄りに位置するように配置する。そして、第 1 ケース 2 a および第 2 ケースのメモリ本体 4 を配置する領域以外の領域を他の機能領域として使用する。

【選択図】 図 4

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-285679

【承継人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【承継人代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【提出物件の目録】

【包括委任状番号】 0308729

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特許第 3 1 5 4 5 4 2 号 平成 1 5 年 4 月 1 1 日付け
提出の会社分割による特許権移転登録申請書 を援用
する

【物件名】 権利の承継を証明する承継証明書 1

【援用の表示】 特願平 4 - 7 1 7 6 7 号 同日提出の出願人名
義変更届（一般承継）を援用する

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願 2 0 0 2 - 2 8 5 6 7 9
受付番号	5 0 3 0 1 1 9 4 6 9 8
書類名	出願人名義変更届（一般承継）
担当官	伊藤 雅美 2 1 3 2
作成日	平成 1 5 年 9 月 4 日

< 認定情報・付加情報 >

【提出日】 平成 15 年 7 月 18 日

特願 2002-285679

出願人履歴情報

識別番号

[000005108]

1. 変更年月日

1990年 8月31日

[変更理由]

新規登録

住 所

東京都千代田区神田駿河台4丁目6番地

氏 名

株式会社日立製作所

特願 2 0 0 2 - 2 8 5 6 7 9

出 願 人 履 歴 情 報

識別番号

[0 0 0 2 3 3 1 6 9]

1. 変更年月日

1 9 9 8 年 4 月 3 日

[変更理由]

名称変更

住 所

東京都小平市上水本町 5 丁目 2 2 番 1 号

氏 名

株式会社日立超エル・エス・アイ・システムズ

特願 2 0 0 2 - 2 8 5 6 7 9

出 願 人 履 歴 情 報

識別番号

[5 0 3 1 2 1 1 0 3]

1. 変更年月日

2 0 0 3 年 4 月 1 日

[変更理由]

新規登録

住 所

東京都千代田区丸の内二丁目 4 番 1 号

氏 名

株式会社ルネサステクノロジ